

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-265021

(43)Date of publication of application : 15.10.1993

(51)Int.Cl.

G02F 1/1345  
H01L 21/60  
H01R 43/00  
// H01R 9/09

(21)Application number : 04-060813

(71)Applicant : HITACHI LTD

HITACHI DEVICE ENG CO LTD

(22)Date of filing : 18.03.1992

(72)Inventor : SAKAGUCHI MASARU

ISHIDA TOSHIHARU

HASEBE AKIO

SERIZAWA KOJI

TANAKA HIROYUKI

TANABE TAKAO

FUTAMI TOSHIO

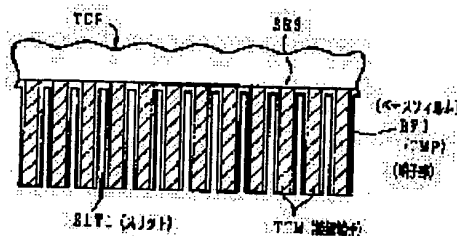
YUDA KOJI

(54) TAPE CARRIER PACKAGE AND ITS CONNECTING METHOD AND HEATING AND PRESSURIZING HEAD

(57)Abstract:

PURPOSE: To decrease the deviation between connecting terminals and a device to be connected and to enable the easy and sure execution of the connection by providing slits parallel with the connecting terminals in the terminal part of a base film.

CONSTITUTION: The thermal expansion of the terminal part of the base film BFI is absorbed by the slits SLT when the terminal part of the tape carrier package TCP is heated in order to connect the connecting terminals TTM and the terminals of the device to be connected if the slits SLT parallel with the connecting terminals TTM are provided in the terminal part TMP of the base film BFI. Then, the quantity of the thermal expansion over the entire part of the terminal part of the base film is small and, therefore, the change in the distance between the connecting terminals at both ends is small. In addition, the connecting terminal in the central part is formed shorter than the connecting terminals at both side ends and a recessed part is provided at the center in the connecting terminal part so as to meet this length, then if the inner part of the terminals is heated and pressurized after heating and pressurizing of the outer part of the terminal at the time of connection, the change in the distance between the connecting terminals at both ends is small and the thermal expansion in the central part of the terminal part of the base film is suppressed.



LEGAL STATUS

[Date of request for examination] 26.08.1998  
[Date of sending the examiner's decision of rejection] 10.10.2000  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

---

 CLAIMS
 

---

[Claim(s)]

[Claim 1] The tape career package characterized by preparing a slit parallel to the above-mentioned end-connection child in the above-mentioned terminal area of the above-mentioned base film in the tape career package in which the end-connection child was prepared in the terminal area of a base film.

[Claim 2] The tape career package which makes the above-mentioned end-connection child of a center section shorter than the above-mentioned end-connection child of a both-sides edge, and is characterized by establishing a crevice in the center section of the above-mentioned connection terminal area according to the above-mentioned end-connection child's length in the tape career package in which the end-connection child was prepared in the base film.

[Claim 3] The connection method of the tape career package characterized by setting to the method of heating the above-mentioned end-connection child of a tape career package for whom the end-connection child was prepared, and the terminal of a contact-ed, pressurizing a base film, and connecting with it, and heating and pressurizing the remaining portion of the above-mentioned connection terminal area after [ the

above-mentioned connection terminal area ] heating and pressurizing both ends at least.

[Claim 4] In the method of heating and pressurizing the above-mentioned end-connection child of a tape career package for whom the end-connection child was prepared, and the terminal of a contact-ed by the heating pressurization head, and connecting with a base film The above-mentioned tape career package is located so that the above-mentioned end-connection child may be inclined to the above-mentioned terminal of the above-mentioned contact-ed. The connection method of the tape career package characterized by making in agreement the straight line which connects the crossing where the above-mentioned end-connection child and the above-mentioned terminal of the above-mentioned contact-ed cross, and the center line of the heating pressurization side of the above-mentioned heating pressurization head, and heating and pressurizing by the above-mentioned heating pressurization head.

[Claim 5] The heating pressurization head characterized by preparing a lobe in a part of length direction in the heating pressurization head used in order to heat the above-mentioned end-connection child of a tape career package for whom the end-connection child was prepared, and the terminal of a contact-ed, to

pressurize a base film and to connect with it.

---

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the connection technology of the end-connection child of a flexible wiring substrate like a tape career package, and the end-connection child of electronic parts, such as a liquid crystal display.

[0002]

[Description of the Prior Art] The wiring end-connection child TTM is formed in the base film BFI which consists of polyimide resin etc. in this tape career package TCP (reference : drawing 40 , drawing 21 ). The semiconductor chip CHI is connected to Terminal TTM. The end-connection child TTM and the video-signal input terminal DTM of a liquid crystal display, i.e., a drain terminal, are connected to thermosetting resin through the anisotropy electric conduction film ACF which distributed the electric conduction particle (reference : drawing 22 ). Here, in order to connect the end-connection child TTM and the drain terminal DTM through the anisotropy electric conduction film ACF, between the end-connection child TTM and the drain terminal DTM, the anisotropy electric conduction film ACF is

located, and the back, by the heating pressurization head, it heats and pressurizes.

[0003] In addition, as a thing relevant to this kind of tape career package, what was indicated by JP,63-177499,A and JP,1-303785,A is mentioned.

[0004]

[Problem(s) to be Solved by the Invention] However, in such a tape career package, since the end-connection child TTM section of the tape career package TCP is heated, the end-connection child TTM section spreads outside according to the thermal expansion of a base film and the position gap with the end-connection child TTM and the drain terminal DTM occurs in case the end-connection child TTM and the drain terminal DTM are connected, the faulty connection of the end-connection child TTM and the drain terminal DTM occurs.

[0005] Moreover, since it is necessary to perform alignment of the tape career package TCP to the liquid crystal display element LCD with high precision in order to carry out alignment of the end-connection child TTM and the drain terminal DTM, the end-connection child TTM and the drain terminal DTM are not easily connectable.

[0006] One purpose of this invention is offering the tape career package which reduced the gap with an end-connection child and the terminal of a contact and its connection method, the connection

method of a tape career package which can connect an end-connection child and the terminal of a contact-ed easily, and a heating pressurization head.

[0007] Other purposes of this invention are to offer the yield or reliable display.

[0008]

[Means for Solving the Problem] In order to attain this purpose, in this invention, a slit parallel to the above-mentioned end-connection child is prepared in the above-mentioned terminal area of the above-mentioned base film in the tape career package in which the end-connection child was prepared in the terminal area of a base film.

[0009] Moreover, in the tape career package in which the end-connection child was prepared in the base film, the above-mentioned end-connection child of a center section is made shorter than the above-mentioned end-connection child of a both-sides edge, and a crevice is established in the center section of the above-mentioned connection terminal area according to the above-mentioned end-connection child's length.

[0010] Moreover, it sets to the method of heating the above-mentioned end-connection child of a tape career package for whom the end-connection child was prepared, and the terminal of a contact-ed, pressurizing a base film, and connecting with it, and after [ the above-mentioned connection terminal area ] heating and pressurizing both ends

at least, the remaining portion of the above-mentioned connection terminal area is heated and pressurized.

[0011] Moreover, it sets to the method of heating and pressurizing the above-mentioned end-connection child of a tape career package for whom the end-connection child was prepared, and the terminal of a contact-ed by the heating pressurization head, and connecting with a base film. The above-mentioned tape career package is located so that the above-mentioned end-connection child may be inclined to the above-mentioned terminal of the above-mentioned contact-ed. The straight line which connects the crossing where the above-mentioned end-connection child and the above-mentioned terminal of the above-mentioned contact-ed cross, and the center line of the heating pressurization side of the above-mentioned heating pressurization head are made in agreement, and it heats and pressurizes by the above-mentioned heating pressurization head.

[0012] Moreover, in the heating pressurization head used in order to heat the above-mentioned end-connection child of a tape career package for whom the end-connection child was prepared, and the terminal of a contact-ed, to pressurize a base film and to connect with it, a lobe is prepared in a part of length direction.

[0013]

[Function] Since the thermal expansion of the terminal area of a base film is absorbed by the slit and the amount of thermal expansion of the whole terminal area of a base film is small when the connection terminal area of a tape career package is heated in order to connect an end-connection child and the terminal of a contact-ed if a slit parallel to an end-connection child is prepared in the terminal area of a base film, change of the distance between the end-connection children of ends is small.

[0014] moreover, when the end-connection child of a center section is made shorter than the end-connection child of a both-sides edge and a crevice is established in the center section of the connection terminal area according to an end-connection child's length If the way section is heated and pressurized among connection terminal areas after heating and pressurizing the way section outside a connection terminal area first in order to connect an end-connection child and the terminal of a contact-ed Since the length of the portion in which the connection terminal area when heating and pressurizing the way section outside a connection terminal area is heated is short Change of the distance between the end-connection children of ends is small, and since the end-connection child of both sides is being connected and fixed to the terminal of a contact-ed when carrying out heating pressurization of the way

section among connection terminal areas moreover, the thermal expansion of the center section of the terminal area of a base film is suppressed.

[0015] moreover, when the remaining portion of a connection terminal area is heated and pressurized after [ a connection terminal area ] heating and pressurizing both ends at least Since the length of the connection terminal area heated and pressurized by the 1st time is short, when change of the distance between the end-connection children of ends is small, it moreover heats to the 2nd time and it pressurizes Since the end-connection child of both ends is being connected and fixed to the terminal of a contact-ed at least, the thermal expansion of the portion heated by the 2nd time of the terminal area of a base film is suppressed.

[0016] Moreover, when locate a tape career package so that an end-connection child may be inclined to the terminal of a contact-ed, and the straight line which connects the crossing where an end-connection child and the terminal of a contact-ed cross, and the center line of the heating pressurization side of a heating pressurization head are made in agreement and it heated and pressurizes by the heating pressurization head, it is not necessary to perform alignment of the tape career package to a contact-ed with high precision.

[0017]

[Example] The purpose of further others of this invention and this invention and the feature of further others of this invention will become clear from explanation of the following which referred to the drawing.

[0018] <<active-matrix liquid crystal display>> The example which applied this invention to the electrochromatic display display of an active matrix is explained hereafter. In addition, with the drawing explained below, what has the same function attaches the same sign, and explanation of the repeat is omitted.

[0019] Outline>> of <<matrix section The plan in which drawing 1 shows 1 pixel and its circumference of the active-matrix method electrochromatic display display with which this invention is applied, and drawing 2 are drawing showing the cross section in two to 2 cutting plane line of drawing 1, and a cross section [ in / three to 3 cutting plane line of drawing 1 / in drawing 3 ]. Moreover, a plan when two or more pixels shown in drawing 1 have been arranged is shown in drawing 4.

[0020] As shown in drawing 1, each pixel is arranged in the intersection field of two adjoining scanning signal lines (a gate signal line or level signal line) GL and two adjoining video-signal lines (a drain signal line or perpendicular signal line) DL (inside of the field surrounded by four signal lines). Each pixel contains TFT TFT, the transparent pixel electrode ITO1, and the retention volume element

Cadd. The scanning signal line GL extends in the direction of a train, and is arranged two or more at the line writing direction. The video-signal line DL extends in a line writing direction, and is arranged two or more in the direction of a train.

[0021] As shown in drawing 2, TFT TFT and the transparent pixel electrode ITO1 are formed in the lower transparent glass-substrate SUB1 side on the basis of liquid crystal LC, and the light filter FIL and the black matrix pattern BM for shading are formed in the up transparent glass-substrate SUB2 side. Lower transparent glass-substrate SUB1 consists of thickness of about 1.1mm. Moreover, the silicon-oxide film SIO formed of DIP processing etc. is formed in both sides of the transparent glass substrates SUB1 and SUB2. For this reason, though a sharp blemish is shown in the front face of the transparent glass substrates SUB1 and SUB2, since a sharp blemish can be covered by the silicon-oxide film SIO, membranous qualities, such as the scanning signal line GL by which a deposit is carried out on it, and the shading film BM, can be kept homogeneous.

[0022] The shading film BM, a light filter FIL, a protective coat PSV2, the common transparent pixel electrode ITO2 (COM), and the up orientation film ORI2 carry out a laminating to the front face inside up transparent glass-substrate SUB2

(liquid crystal LC side) one by one, and are prepared in it.

[0023] Outline>> of <<matrix circumference Drawing 18 is drawing showing the expansion flat surface near [ corresponding to drawing 16 and the panel upper-left-hand-corner section of drawing 17 for the flat surface at which drawing 17 exaggerated the periphery for the important section flat surface of the matrix (AR) circumference of the display panel PNL in which drawing 16 contains the up-and-down glass substrates SUB1 and SUB2 further ] seal section SL.

Moreover, drawing 19 is drawing showing the cross section near [ where the cross section of drawing 2 is carried out in the center, and the cross section in the 19a-19a cutting plane line of drawing 18 should be connected to left-hand side in a video-signal drive circuit on right-hand side ] external end-connection child DTM. Drawing 20 is drawing showing the cross section near [ which does not have an external end-connection child in right-hand side in the cross section near / where a scanning circuit should be connected to left-hand side / external end-connection child GTM ] the seal section similarly.

[0024] It divides, after processing two or more devices of a part simultaneously with one glass substrate in manufacture of this panel for the improvement in a throughput, if it is small size, if it is large size, after processing the glass substrate

of a size with which every form was standardized for the common use of a manufacturing facility, it is made small in the size suitable for each form, and since it passes a general process in any case, glass is cut. Drawing 16 - drawing 18 show the latter example, drawing 18 expresses cutting before for the vertical substrates SUB1 and SUB2 cutting-back, and, as for CT1 and CT2, drawing 16 and both drawings of drawing 17 show the position where, as for LN, substrates SUB1 and SUB2 should cut the edge before cutting of both substrates, respectively. The size of the top substrate SUB 2 is restricted inside the bottom substrate SUB 1 so that, as for the portion (they are the vertical side and left part in drawing) in which the external connection terminal blocks Tg and Td (subscript abbreviation) exist in the state of completion, they may be exposed in any case. Two or more terminal blocks Tg and Td are summarized in the unit of the tape carrier package TCP ( drawing 20 , drawing 21 ) by which the terminal GTM for scanning-circuit connection mentioned later, respectively, the terminals DTM for picture-signal-circuitry connection, and those drawer wiring sections were carried in the integrated circuit chip CHI, and are named in it. Drawer wiring until it results in the matrix section shell external connection terminal area of each group inclines as it approaches ends. This



is for setting the terminals DTM and GTM of a display panel PNL by the array pitch of Package TCP, and the end-connection child pitch in each package TCP.

[0025] Along the edge, except for the liquid crystal enclosure mouth INJ, among the transparent glass substrates SUB1 and SUB2, the seal pattern SL is formed so that liquid crystal LC may be closed. A sealant consists of an epoxy resin. The common transparent pixel electrode ITO2 by the side of up transparent glass-substrate SUB2 is connected to the drawer wiring INT formed in the lower transparent glass-substrate SUB1 side of the silver paste material AGP on four squares of a panel by this example in at least one place. This drawer wiring INT is formed by the same manufacturing process as gate-terminal GTM and the drain terminal DTM which are mentioned later.

[0026] The orientation films ORI1 and ORI2, the transparent pixel electrode ITO1, the common transparent pixel electrode ITO2, and each layer are formed inside the seal pattern SL. Polarizing plates POL1 and POL2 are formed in the front face of the outside of lower transparent glass-substrate SUB1 and up transparent glass-substrate SUB2, respectively. Liquid crystal LC is enclosed with the field divided by the seal pattern SL between the lower orientation films ORI1 and the up orientation films ORI2

which set up the sense of a liquid crystal molecule. The lower orientation film ORI1 is formed in the upper part of the protective coat PSV1 by the side of lower transparent glass-substrate SUB1.

[0027] This liquid crystal display accumulates various layers separately by the lower transparent glass-substrate SUB1 and up transparent glass-substrate SUB2 side, forms the seal pattern SL in a substrate SUB 2 side, piles up lower transparent glass-substrate SUB1 and up transparent glass-substrate SUB2, pours in liquid crystal LC from the opening INJ of sealant SL, closes Inlet INJ by the epoxy resin etc., and is assembled by cutting a vertical substrate.

[0028] <<TFT TFT>> If TFT TFT impresses positive bias to the gate electrode GT, the channel resistance between source-drains will become small, and if bias is made into zero, channel resistance will operate so that it may become large.

[0029] TFT TFT of each pixel is divided into two (plurality) in a pixel, and consists of TFT (division TFT) TFT1 and TFT2. Each of TFT TFT1 and TFT2 consists of same sizes (channel length and channel width are the same) substantially. Each of this divided TFT TFT1 and TFT2 has the i-type-semiconductor layer AS which consists of the gate electrode GT, a gate insulator layer GI, and i type (genuineness, intrinsic, and

conductivity-type determination impurity are not doped) amorphous silicon (Si), the source electrode SD 1 of a couple, and the drain electrode SD 2. In addition, since the source and a drain are originally decided by bias polarity in the meantime and working reversal of the polarity is carried out in the circuit of this liquid crystal display, please understand that the source and a drain interchange working. However, in the following explanation, for convenience, the method of one is fixed with the source, another side is fixed with a drain, and it expresses.

[0030] <<gate electrode GT>> The gate electrode GT consists of configurations which project from the scanning signal line GL perpendicularly (it sets to drawing 1 and drawing 5, and is above), as shown in drawing 5 (plan describing the 2nd electric conduction film g2 of drawing 1, and the i-type-semiconductor layer AS) (it has branched in the T character configuration). The gate electrode GT is projected so that each active region of TFT TFT1 and TFT2 may be exceeded. Each gate electrode GT of TFT TFT1 and TFT2 is constituted by one (as a common-gate electrode), and is formed in it succeeding the scanning signal line GL. In this example, the gate electrode GT is formed by the 2nd electric conduction film g2 of a monolayer. The 2nd electric conduction film g2 is formed by about 1000-5500Å thickness for example, using the aluminum

(aluminum) film formed by the spatter. Moreover, on the gate electrode GT, the oxide film on anode AOF of aluminum is formed.

[0031] This gate electrode GT is formed in size \*\*\*\* from it so that the i-type-semiconductor layer AS may be covered completely as shown in drawing 1, drawing 2, and drawing 5 (in view of a lower part). Therefore, when the back lights BL, such as a fluorescent lamp, are attached under lower transparent glass-substrate SUB1, the gate electrode GT which consists of this opaque aluminum serves as a shadow, back light light is not equivalent to the i-type-semiconductor layer AS, but OFF property degradation of the electric conduction phenomenon by optical irradiation, i.e., TFT TFT, stops being able to occur in it easily. In addition, the size of original of the gate electrode GT has width of face indispensable (also including a part for an alignment margin with the gate electrode GT, the source electrode SD 1, and the drain electrode SD 2) to straddle between the source electrode SD 1 and the drain electrodes SD 2. The depth length which determines channel width W is decided by into how many factor W/L which determines the ratio gm with the distance L between the source electrode SD 1 and the drain electrode SD 2 (channel length), i.e., a mutual conductance, is made. It is made larger than the original size mentioned

above as well as the size of the gate electrode GT in this liquid crystal display.

[0032] <<scanning signal-line GL>> The scanning signal line GL consists of 2nd electric conduction films g2. The 2nd electric conduction film g2 of this scanning signal line GL is formed by the same manufacturing process as the 2nd electric conduction film g2 of the gate electrode GT, and is constituted by one. Moreover, the oxide film on anode AOF of aluminum is formed also on the scanning signal line GL.

[0033] <<insulator layer GI>> An insulator layer GI is used as each gate insulator layer of TFT T1 and TFT2. The insulator layer GI is formed in the upper layer of the gate electrode GT and the scanning signal line GL. An insulator layer GI is formed using the silicon nitride film formed by plasma CVD by 1200-2700Å thickness (this liquid crystal display about 2000Å thickness). The gate insulator layer GI is formed so that the whole matrix section AR may be surrounded, as shown in drawing 18, and the periphery is removed so that the external end-connection children DTM and GTM may be exposed.

[0034] <<i-type-semiconductor layer AS>> The i-type-semiconductor layer AS is used as each channel formation field of TFT T1 and TFT2 divided into plurality, as shown in drawing 5. The i-type-semiconductor layer AS is formed by the amorphous silicon film or the

polycrystal silicon film, and is formed by 200-2200Å thickness (this liquid crystal display about 2000Å thickness).

[0035] Succeeding formation of the insulator layer GI used as a gate insulator layer which changes the component of distributed gas and consists of Si<sub>3</sub>N<sub>4</sub>, this i-type-semiconductor layer AS is the same plasma CVD equipment, and it is formed, without moreover exposing to the plasma CVD equipment shell exterior. Moreover, N(+) type semiconductor layer d0 (drawing 2) which doped Lynn (P) for ohmic contacts 2.5% is similarly formed continuously by 200-500Å thickness (this liquid crystal display about 300Å thickness). after an appropriate time, lower transparent glass-substrate SUB1 is taken out from a CVD system outside, and patterning is carried out to the shape of an island which became independent as photographic-processing technology showed N(+) type semiconductor layer d0 and the i-type-semiconductor layer AS to drawing 1, drawing 2, and drawing 5

[0036] The i-type-semiconductor layer AS is formed also among both of the intersection (crossover section) of the scanning signal line GL and the video-signal line DL, as shown in drawing 1 and drawing 5. The i-type-semiconductor layer AS of this intersection reduces the short circuit of the scanning signal line GL and the video-signal line DL in an intersection.

[0037] <<transparent pixel electrode ITO1>> The transparent pixel electrode ITO1 constitutes one side of the pixel electrode of the liquid crystal display section.

[0038] The transparent pixel electrode ITO1 is connected to both the source electrode SD 1 of TFT TFT1, and the source electrode SD 1 of TFT TFT2. For this reason, what is necessary is just to leave it, since a suitable part is cut, and the TFT of another side is operating normally by the laser beam etc. when that is not right, when the defect brings about a side effect, even if a defect occurs in one of TFT TFT1 and TFT2. In addition, it is rare that a defect occurs simultaneously in two TFT TFT1 and TFT2, and probability of a point defect or a line defect can be made very small by such redundancy system. The transparent pixel electrode ITO1 is constituted by the 1st electric conduction film d1, and this 1st electric conduction film d1 consists of a transparent electric conduction film (Indium-Tin-Oxide ITO : Nesa membrane) formed by sputtering, and is formed by 1000-2000A thickness (this liquid crystal display about 1400A thickness).

[0039] <<source electrode SD1 and drain electrode SD2>> On the i-type semiconductor layer AS, it is isolated, respectively and each source electrode SD 1 of TFT TFT1 and TFT2 divided into plurality and the drain

electrode SD 2 are formed, as shown in drawing 1, drawing 2, and drawing 6 (plan only describing the 1st - the 3rd electric conduction films d1-d3 of drawing 1).

[0040] Each of the source electrode SD 1 and the drain electrode SD 2 makes it pile up the 2nd electric conduction film d2 and each other's 3rd electric conduction film d3 one by one, and consists of lower layer sides in contact with N(+) type semiconductor layer d0. The source electrode SD 1 reaches 2nd electric conduction film d2, the drain electrode SD 2 reaches 2nd electric conduction film d2, and the 3rd electric conduction film d3 is formed by the same manufacturing process as the 3rd electric conduction film d3.

[0041] The 2nd electric conduction film d2 is formed using the chromium (Cr) film formed by the spatter by 500-1000A thickness (this liquid crystal display about 600A thickness). Since stress will become large if thickness is formed thickly, Cr film is formed in the range which does not exceed about 2000A thickness. Cr film has good contact in N(+) type semiconductor layer d0. Cr film constitutes the so-called barrier layer which prevents that aluminum of the 3rd electric conduction film d3 mentioned later is spread in N(+) type semiconductor layer d0. As the 2nd electric conduction film d2, you may use the refractory-metal (Mo, Ti, Ta, W) film

and refractory-metal silicide (MoSi<sub>2</sub>, TiSi<sub>2</sub>, TaSi<sub>2</sub>, WSi<sub>2</sub>) film other than Cr film.

[0042] The 3rd electric conduction film d3 is formed in 3000-5000Å thickness (this liquid crystal display about 4000Å thickness) by sputtering of aluminum. aluminum film has a small stress compared with Cr film, and forming in thick thickness is possible, and it is constituted so that the resistance of the source electrode SD 1, the drain electrode SD 2, and the video-signal line DL may be reduced. You may use aluminum film which made silicon and copper (Cu) other than a pure aluminum film contain as an additive as the 3rd electric conduction film d3.

[0043] the same mask after carrying out patterning of the 2nd electric conduction film d2 and the 3rd electric conduction film d3 by the same mask pattern -- using -- the [ or ] -- N(+) type semiconductor layer d0 is removed by using 2 electric conduction films d2 and the 3rd electric conduction film d3 as a mask That is, as for N(+) type semiconductor layer d0 which remained on the i-type-semiconductor layer AS, portions other than 2nd electric conduction film d2 and 3rd electric conduction film d3 are removed by the self aryne. As for N(+) type semiconductor layer d0, since it \*\*\*\*\*s so that parts for all the thickness may be removed at this time, although the surface portion \*\*\*\*\*s

a little, the extent should just control the i-type-semiconductor layer AS in etching time.

[0044] The source electrode SD 1 is connected to the transparent pixel electrode ITO1. The source electrode SD 1 is constituted along with the i-type-semiconductor layer AS level difference (level difference equivalent to the thickness adding the thickness of the 2nd electric conduction film g2, the thickness of an oxide film on anode AOF, the thickness of the i-type-semiconductor layer AS, and the thickness of N(+) type semiconductor layer d0). Specifically, the source electrode SD 1 consists of a 2nd electric conduction film d2 formed along with the level difference of the i-type-semiconductor layer AS, and a 3rd electric conduction film d3 formed in the upper part of this 2nd electric conduction film d2. Since Cr film of the 2nd electric conduction film d2 cannot form thickly the 3rd electric conduction film d3 of the source electrode SD 1 from increase of stress and the level difference configuration of the i-type-semiconductor layer AS cannot be overcome, it is constituted in order to overcome this i-type-semiconductor layer AS. That is, the 3rd electric conduction film d3 is improving step coverage by forming thickly. Since the 3rd electric conduction film d3 can be formed thickly, it has contributed to reduction of the resistance (the same is said of the drain electrode

SD 2 and the video-signal line DL) of the source electrode SD 1 greatly.

[0045] <<protective coat PSV1>> The protective coat PSV1 is formed on TFT TFT and the transparent pixel electrode ITO1. It is formed in order that a protective coat PSV1 may mainly protect TFT TFT from moisture etc., and high moreover, transparency uses a damp-proof good thing. The protective coat PSV1 is formed by the silicon-oxide film and silicon nitride film which were formed for example, with plasma CVD equipment, and is formed by about 1-micrometer thickness.

[0046] The portion in which it is formed so that the whole matrix section AR may be surrounded, and a periphery is removed so that the external end-connection children DTM and GTM may be exposed, and a protective coat PSV1 connects the common electrode COM by the side of [ SUB / 2 ] an upper substrate to the drawer wiring INT for external end-connection child connection of the bottom substrate SUB 1 with the silver paste AGP as shown in drawing 18 is also removed. About the thickness relation between a protective coat PSV1 and the gate insulator layer GI, the former considers a protective effect, and is thickened, and the latter is made thin in the mutual conductance gm of a transistor. Therefore, as shown in drawing 18, the high protective coat PSV1 of a protective effect is formed more

greatly than the gate insulator layer GI so that a periphery may also be protected as much as possible [ the latus range ].

[0047] <<shading film BM>> The shading film BM is formed and let the shading film BM be a pattern as shown in hatching of drawing 7 at the up transparent glass-substrate SUB2 side so that incidence may not be carried out to the i-type-semiconductor layer AS for which an extraneous light ( drawing 2 light from the upper part) is used as a channel formation field. In addition, drawing 7 is a plan describing the 1st electric conduction film d1, the light filter FIL, and the shading film BM which consist of an ITO film in drawing 1. The shading film BM is formed by for example, the aluminum film with the high cover nature to light, the chromium film, etc., and a chromium film is formed in about 1300Å thickness by sputtering in this liquid crystal display.

[0048] The i-type-semiconductor layer AS of TFT TFT1 and TFT2 is made sandwiches by the shading film BM which exists up and down, and the gate electrode GT of size \*\*\*\*, and the external natural light and external back light light stop therefore, as for the portion, hitting. As the hatching portion of drawing 7 shows the shading film BM, it is formed in the circumference of a pixel, that is, the shading film BM is formed in the shape of a grid (black matrix), and the 1-pixel effective viewing

area is divided with this grid. Therefore, the profile of each pixel carries out clearly with the shading film BM, and contrast improves. That is, the shading film BM has two functions of shading to the i-type-semiconductor layer AS, and a black matrix.

[0049] Moreover, since the portion (drawing 1 lower right portion) which counters the edge section by the side of the origin of the direction of rubbing of the transparent pixel electrode ITO1 is shaded with the shading film BM and a domain cannot be seen though a domain occurs into the above-mentioned portion, a display property does not deteriorate.

[0050] In addition, a back light can be attached in the up transparent glass-substrate SUB2 side, and lower transparent glass-substrate SUB1 can also be made into an observation side (external exposure side).

[0051] The shading film BM is formed in a frame-like pattern as shown also in a periphery at drawing 17, and the pattern is continuously formed with the pattern of the matrix section shown in drawing 7 which prepared two or more openings in the shape of a dot. It has prevented leakage light, such as the reflected light which is extended on the outside of the seal section SL and originates in mounting machines, such as a personal computer, as the shading film BM of a periphery is shown in drawing 17 - drawing 20, entering into the matrix

section. On the other hand, rather than the edge of a substrate SUB 2, this shading film BM is stopped inside about about 0.3-1.0mm, avoids the cutting field of a substrate SUB 2, and is formed.

[0052] <<light-filter FIL>> A light filter FIL colors a color the bathochromic group material formed with resin material, such as acrylic resin, and is constituted. A light filter FIL is formed in the position which counters a pixel in the shape of a stripe (drawing 8), and is dyed in various colors (drawing 8 is a thing only describing 1st electric conduction \*\*\*\* d1 of drawing 4, the shading film BM, and the light filter FIL, and each light filter FIL of B, R, and G has given the hatch of 45 degrees, 135 degrees, and a cross, respectively). As shown in drawing 7 and 9, a light filter FIL is formed in size \*\*\*\* so that all the transparent pixel electrodes ITO1 may be covered, and the shading film BM is formed inside the periphery section of the transparent pixel electrode ITO1 so that it may lap with the edge portions of a light filter FIL and the transparent pixel electrode ITO1.

[0053] A light filter FIL can be formed as follows. First, bathochromic group material is formed in the front face of up transparent glass-substrate SUB2, and photolithography technology removes bathochromic group material other than a red filter formation field. Then, bathochromic group material is dyed with a red color, fixing processing is performed,

and the red filter R is formed. The green filter G and the blue filter B are formed one by one by giving the same process to the next.

[0054] <<protective coat PSV2>> The protective coat PSV2 is formed in order to prevent that the color which dyed the light filter FIL in various colors in a different color leaks to liquid crystal LC. The protective coat PSV2 is formed with transparent resin material, such as acrylic resin and an epoxy resin.

[0055] << -- common transparent pixel electrode ITO2>> -- the common transparent pixel electrode ITO2 counters the transparent pixel electrode ITO1 prepared in the lower transparent glass-substrate SUB1 side for every pixel, and the optical state of liquid crystal LC answers the potential difference between each pixel electrode ITO1 and the common transparent pixel electrode ITO2 (electric field), and changes It is constituted so that the common voltage Vcom may be impressed to this common transparent pixel electrode ITO2. What is necessary is just to impress alternating voltage to reduce the supply voltage of the integrated circuit used in a video-signal drive circuit in an abbreviation half, although the common voltage Vcom is set as the middle potential of the driver voltage Vdmin of the low level impressed to the video-signal line DL, and the high-level driver voltage Vdmax in this example. In

addition, refer to drawing 17 and drawing 18 for the flat-surface configuration of the common transparent pixel electrode ITO2.

[0056] <<gate-terminal section>>

Drawing 9 is drawing showing the connection structure from the scanning signal line GL of a display matrix to the external end-connection child GTM, (A) is a flat surface and (B) shows the cross section in the B-B cutting plane line of (A). In addition, this drawing corresponded near the drawing 18 lower part, and the portion of slanting wiring was expressed with the shape of a facilities-like straight line.

[0057] the mask pattern for photographic processing in AO -- in other words, it is the photoresist pattern of alternative anodic oxidation Therefore, this photoresist is removed after anodic oxidation, and although the pattern AO shown in drawing does not remain as a finished product, since an oxide film AOF is alternatively formed in the gate wiring GL as shown in a cross section, the locus remains. In a plan, they are the field which covers left-hand side by the resist on the basis of the boundary line AO of a photoresist, and does not carry out anodic oxidation, and the field by which right-hand side is exposed from a resist and anodic oxidation is carried out. In the AL layer g2 by which anodic oxidation was carried out, the 2Ooxide aluminum3 film AOF is formed in a front face, and, as for a downward current carrying part,



volume decreases. Of course, anodic oxidation sets up suitable time, voltage, etc. and is performed so that the current carrying part may remain. A mask pattern AO does not intersect the scanning line GL in a single straight line, but bends in the shape of a crank, and is made to cross.

[0058] Although the hatch is given in order to make intelligible the AL layer g2 in drawing, patterning of the field by which anodization is not carried out is carried out to the shape of a comb. Since whiskers will occur on a front face if this has the wide width of face of aluminum layer, 1 one width of face is an aim which presses down the sacrifice of the probability of an open circuit, or conductivity to minimum, preventing generating of whiskers by narrowing and considering as the composition which bundled them to two or more parallel. Therefore, in this example, the portion equivalent to the origin of a comb is also shifted along with Mask AO.

[0059] With the high Cr layer g1 of \*\*\*\*\*-proof with a sufficient oxidization silicon SIO layer and a sufficient adhesive property, a gate terminal GTM protects the front face further from aluminum etc., and is constituted by the pixel electrode ITO1 and the transparent conductive layer d1 of this level (this layer, simultaneous formation). In addition, the conductive layers d2 and d3 formed in the gate insulator layer GI top

and its lateral portion remain owing to the pinhole etc. as a result to which a conductive layer g2 and g1 had covered the field by the photoresist so that it might not \*\*\*\*\* together at the time of a conductive layer d3 or etching of d2. Moreover, the ITO layer d1 which overcame the gate insulator layer GI and was extended rightward takes the same measures still more thoroughgoing.

[0060] The protective coat PSV1 is also formed on the right of the boundary line on the right of the boundary line, the gate insulator layer GI exposes from them the terminal area GTM located in a left end, and the electric contact to an external circuit has come to be able to do it in a plan. Drawing, although only one pair of the gate line GL and a gate terminal is shown, as such [ in practice ] a pair shows drawing 18, two or more are put in order up and down, a terminal block Tg ( drawing 17, drawing 18 ) is constituted, and in manufacture process, the left end of a gate terminal is extended across the cutting field CT 1 of a substrate, and is short-circuited with Wiring SHg. Such a short circuit line SHg in manufacture process is useful to the electrostatic-discharge prevention at the time of the electric supply at the time of anodization, and rubbing of the orientation film ORI1 etc.

[0061] <<drain terminal DTM>> Drawing 10 is drawing showing connection from the video-signal line DL

to the external end-connection child DTM, (A) shows the flat surface and (B) shows the cross section in the B-B cutting plane line of (A). In addition, this drawing corresponds near the drawing 18 upper right, and although the sense of a drawing is changed for convenience, the direction of a right end corresponds to the upper-limit section (or soffit section) of a substrate SUB 1.

[0062] Although TSTd is an inspection terminal and an external circuit is not connected here, width of face has extended from the wiring section so that a probe needle etc. can be contacted. Similarly, width of face has extended from the wiring section so that the drain terminal DTM can perform connection with an external circuit. Although termination is carried out without arriving at the edge of a substrate SUB 1 as the inspection terminal TSTd and the external connection drain terminal DTM are alternately arranged alternately with plurality in the vertical direction and the inspection terminal TSTd is shown in drawing As shown in drawing 18, the drain terminal DTM constitutes a terminal block Td (subscript abbreviation), and is further extended exceeding the cutting plane line CT 1 of a substrate SUB 1, and as for the inside of manufacture process, the all connect too hastily with Wiring SHd mutually for electrostatic-discharge prevention. A drain end-connection child is connected to

an opposite side on both sides of the matrix of the video-signal line DL by which the inspection terminal TSTd exists, and an inspection terminal is connected to an opposite side on both sides of the matrix of the video-signal line DL by which the drain end-connection child DTM exists conversely.

[0063] The drain end-connection child DTM is formed by the same reason as the gate terminal GTM mentioned above by two-layer [ of the Cr layer g1 and the ITO layer d1 ], and is connected with the video-signal line DL in the portion which removed the gate insulator layer GI. The semiconductor layer AS formed on the edge of the gate insulator layer GI is for \*\*\*\*\*ing the edge of the gate insulator layer GI in the shape of a taper. On Terminal DTM, in order to make connection with an external circuit, it is removed not to mention the protective coat PSV1. Although AO is the anodic oxidation mask mentioned above, the boundary line is formed so that matrix \*\*\*\*\* may be surrounded greatly, and left-hand side is covered with a mask from the boundary line drawing, since a layer g2 does not exist in the portion which is not covered in this drawing, this pattern is not directly related.

[0064] As shown also in the (C) section of drawing 19, the drawer wiring from the matrix section to the drain terminal area DTM Although it has structure by which the laminating was carried out [ to ] as

the layers d2 and d3 of the level same immediately on the layers d1 and g1 of the same level as the drain terminal area DTM as the video-signal line DL are the seal patterns SL This is an aim which protects the aluminum layer d3 which presses down the probability of an open circuit to the minimum, and is easy to \*\*\*\* it as much as possible by the protective coat PSV1 or the seal pattern SL.

[0065] Structure>> of <<retention volume element Cadd In the edge connected with TFT TFT, and the edge of an opposite side, the transparent pixel electrode ITO1 is formed so that it may lap with the next scanning signal line GL. This superposition constitutes the retention volume element (electrostatic capacitive element) Cadd which uses the transparent pixel electrode ITO1 as one electrode PL 2, and uses the next scanning signal line GL as the electrode PL 1 of another side so that clearly also from drawing 1 and drawing 3. The dielectric film of this retention volume element Cadd consists of an insulator layer GI used as a gate insulator layer of TFT TFT, and an oxide film on anode AOF.

[0066] The retention volume element Cadd is formed in the portion which expanded the width of face of the 2nd electric conduction film g2 of the scanning signal line GL so that clearly also from drawing 5. In addition, the 2nd

electric conduction film g2 of the portion which intersects the video-signal line DL is made thin in order to make small probability of a short circuit with the video-signal line DL.

[0067] The defect is compensated by the island field which was formed so that the level difference might be straddled and which reached 2nd electric conduction film d2 and consisted of 3rd electric conduction films d3 even if the transparent pixel electrode ITO1 is disconnected in the level difference section of the electrode PL 1 of the retention volume element Cadd.

[0068] <<display whole equal circuit>> The schematics of the equal circuit and circumference circuit of the display matrix section are shown in drawing 11. Although this drawing is a circuit diagram, it is drawn corresponding to actual geometry. AR is the matrix array which arranged two or more pixels in the shape of-dimensional [ 2 ].

[0069] Among drawing, X means the video-signal line DL and Subscripts G, B, and R are added corresponding to green, blue, and the red pixel, respectively. Y means the scanning signal line GL and subscripts 1, 2, and 3, --, end are added according to the sequence of scanning timing.

[0070] The video-signal line X (subscript abbreviation) is connected to the top (or odd number) video-signal drive circuit helium and the bottom (or even number)

video-signal drive circuit Ho by turns.

[0071] The scanning signal line Y (subscript abbreviation) is connected to the vertical-scanning circuit V.

[0072] SUP is a circuit including the circuit which exchanges for the information for TFT liquid crystal displays the information for CRT (cathode-ray tube) from the power circuit and host (host processor) for obtaining the stable voltage source which plurality pressured partially from one voltage source.

[0073] The equal circuit and >> of operation of <<retention volume element Cadd The equal circuit of the pixel shown in drawing 1 is shown in drawing 12. In drawing 12, Cgs is a parasitic capacitance formed between the gate electrode GT of TFT TFT, and the source electrode SD 1. The dielectric films of a parasitic capacitance Cgs are an insulator layer GI and an oxide film on anode AOF. Cpix is a liquid crystal capacity formed between the transparent pixel electrode ITO1 (PIX) and the common transparent pixel electrode ITO2 (COM). The dielectric films of the liquid crystal capacity Cpix are liquid crystal LC, a protective coat PSV1, and the orientation films ORI1 and ORI2. Vlc is middle point potential.

[0074] When TFT TFT switches, the retention volume element Cadd works so that the influence of gate potential change  $\Delta V_g$  to the middle point

potential (pixel electrode potential) Vlc may be reduced. If this situation is expressed with a formula, it will become like the following formula.

[0075]

$$\Delta V_{lc} = \{C_{gs} / (C_{gs} + C_{add} + C_{pix})\}$$

$\Delta V_g$  -- here,  $\Delta V_{lc}$  expresses a changed part of the middle point potential by  $\Delta V_g$  Although this change part  $\Delta V_{lc}$  causes a dc component which joins liquid crystal LC, the more it enlarges retention volume Cadd, the more the value can be made small. Moreover, the retention volume element Cadd also has the operation which lengthens a charging time value, and accumulates the image information after TFT TFT turns off for a long time. Reduction of the dc component impressed to liquid crystal LC can improve the life of liquid crystal LC, and can reduce the so-called seizure by which a front picture remains at the time of the change of a liquid crystal display screen.

[0076] As mentioned above, overlap area of the gate electrode GT with the part, the source electrode SD 1, and the drain electrode SD 2 which are enlarged increases so that the i-type semiconductor layer AS may be covered completely, therefore a parasitic capacitance Cgs becomes large, and the opposite effect of becoming easy to be influenced of the gate (scan) signal  $V_g$  produces the middle point potential Vlc. However, this demerit is also cancelable

by forming the retention volume element Cadd.

[0077] The retention volume of the retention volume element Cadd is set as the value about eight to 32 times (8 and  $Cgs < Cadd < 32$ , Cgs) from the write-in property of a pixel to four to 8 times (4,  $Cpix < Cadd < 8$ , and Cpix), and a parasitic capacitance Cgs to the liquid crystal capacity Cpix.

[0078] Connection method>> of a <<retention volume element Cadd electrode line The scanning signal line GL (Y0) of the first rank used only as a retention volume electrode line is made into the same potential as the common transparent pixel electrode ITO2 (Vcom) as shown in drawing 11. In the example of drawing 18, the scanning signal line of the first rank is connected with the common electrode COM too hastily through a terminal GT 0, a leader line INT, a terminal DT 0, and external wiring. Or you may connect the retention volume electrode line Y0 of the first rank so that it may connect with the scanning signal line Yend of the last stage at direct-current potential points other than connection and Vcom (alternating current grounding point) or the scanning pulse Y0 may be received in one excess from the vertical-scanning circuit V.

[0079] <<tape career package TCP>> Drawing 40 is drawing showing the planar structure of the tape career package TCP which constitutes the

scanning signal drive circuit V and the video-signal drive circuits helium and Ho, and by which the integrated circuit chip CHI was carried in the flexible wiring substrate (a common name TAB, Tape Automated Bonding), and shows the cross-section structure in 21 to 21 cutting plane line of this drawing to drawing 21. [0080] In this drawing, BF1 is a base film which consists of a polyimide etc., opening is prepared in a part for the center section in which an integrated circuit CHI is located, and two openings HL for positioning are also formed in left-hand side. TTB(s) are the input terminal and the wiring section of an integrated circuit CHI, and TTM(s) are the output terminal and the wiring section of an integrated circuit CHI, for example, it consists of Cu, and the bonding pad PAD of an integrated circuit CHI is connected to the point (common-name inner lead) of each inside by the so-called face down bonding method. The point (common-name outer lead) of the outside of Terminals TTB and TTM corresponds to the input and output of the semiconductor integrated circuit chip CHI, respectively. Meeting INP of the outer lead of an input terminal TTB is connected to the bonding pad of the left part of Chip CHI drawing. The meetings OUT1, OUT2, and OUT3 of the outer lead of an output terminal TTM are connected to the bonding pad of the surface of Chip CHI, the right-hand side, and the lower

side, respectively. SRS is a solder-resist film for carrying out a mask, as the place where solder is excessive is not reached in the case of soldering, with the plan, it is formed between an inner boundary SRS and an outer boundary SRS, and the outer lead and the inner lead portion are exposed from it. Chip CHI, an outer lead, and an inner lead portion are covered by potting by Resin PRE, and the field (the bonding pad was formed) in which the active element of Chip CHI was formed is protected from moisture, dust, etc., and the connection resilience of a chip is also raised.

[0081] Connection structure>> with <<external circuit Drawing 22 is the important section cross section showing the state where the tape carrier package TCP was connected to the terminal DTM for picture signal circuitries by this example of the liquid crystal display panel PNL. The outer lead of the outside of Terminals TTB and TTM is connected to the liquid crystal display panel PNL by the anisotropy electric conduction film ACF at the printed circuit board in which the CRT/TFT conversion circuit and the power circuit SUP were carried by soldering etc., respectively. Package TCP is connected to the panel so that the point may cover the protective coat PSV1 which exposed the end-connection child DTM by the side of Panel PNL, therefore since the external end-connection child DTM (GTM) is covered by at least the

protective coat PSV1 or one side of Package TCP, he becomes strong to \*\*\*\*. The crevice between the vertical glass substrates of the outside of the seal pattern SL is protected by the epoxy resin EPX after washing etc., it fills up with silicone resin SIL further between Package TCP and the top substrate SUB 2, and protection is multiplexed.

[0082] <<manufacture method>> Below, the manufacture method by the side of the substrate SUB 1 of the liquid crystal display mentioned above is explained with reference to drawing 13 - drawing 15. In addition, in this drawing, a central character is the abbreviated name of a process name, and the pixel portion which shows left-hand side to drawing 2, and right-hand side show the flow of processing seen in the cross-section configuration near [ which is shown in drawing 9 ] a gate terminal. Except for Process D, Process A - Process I are what was classified corresponding to each photographic processing, and show the stage which processing after photographic processing finished any cross section of each process, and removed the photoresist. In addition, in this explanation, photographic processing shall show a series of work until it develops it through the selection exposure which used the mask from the application of a photoresist, and avoids explanation of recurrence. It explains according to the process classified below.

[0083] After forming the silicon-oxide film SIO in both sides of lower transparent glass-substrate SUB1 which consists of a process A and drawing 137059 glass (tradename) by DIP processing, 500 degrees C and BEKU for 60 minutes are performed. On lower transparent glass-substrate SUB1, thickness forms the 1st electric conduction film g1 which consists of chromium which is 1100A by sputtering, and \*\*\*\*\*s the 1st electric conduction film g1 alternatively with the 2nd cerium ammonium solution of a nitric acid as an etching reagent after photographic processing. The anodic oxidation pad (not shown) connected to the bus line SHd which short-circuits the anodic oxidation bus line SHg and the drain terminal DTM which connect gate-terminal GTM, the drain terminal DTM, and a gate terminal GTM by it, and the anodic oxidation bus line SHg is formed.

[0084] Process B and the drawing 13 thickness form the 2nd electric conduction film g2 which consists of aluminum-Pd, aluminum-Si, aluminum-Si-Ti, aluminum-Si-Cu, etc. which are 2800A by sputtering. The 2nd electric conduction film g2 is alternatively \*\*\*\*\*ed after photographic processing with the mixed-acid liquid of a phosphoric acid, a nitric acid, and a glacial acetic acid.

[0085] A substrate SUB 1 is immersed into the anodic oxidation liquid which

consists of liquid which diluted with ethylene glycol liquid to 1:9 the solution which adjusted the tartaric acid to PH 6.25\*\*0.05 by ammonia 3% after Process C and drawing 13 photographic processing (after the anodic oxidation mask AO formation mentioned above), and it adjusts so that the Chemicals current density may become 0.5 mA/cm<sup>2</sup> (constant-current Chemicals). Next, anodic oxidation is performed until it amounts to formation voltage 125V [required to obtain 2Oaluminum3 predetermined thickness]. It is desirable to hold in this state after that for several 10 minutes (constant-voltage Chemicals). This is important, when obtaining 2Oaluminum3 uniform film. The process D at which it carries out anodic oxidation of the electric conduction film g2, and the oxide film on anode AOF whose thickness is 1800A is formed of it on the scanning signal line GL, the gate electrode GT, and an electrode PL 1 Ammonia gas, silane gas, and nitrogen gas are introduced into drawing 14 plasma CVD equipment. After preparing the nitriding Si film whose thickness is 2000A, introducing silane gas and hydrogen gas into plasma CVD equipment and preparing the i type amorphous Si film whose thickness is 2000A, hydrogen gas and phosphine gas are introduced into plasma CVD equipment, and the N(+) type amorphous Si film whose thickness is 300A is prepared.

[0086] The island of the i-type semiconductor layer AS is formed after Process E and drawing 14 photographic processing by \*\*\*\*\*ing alternatively an N(+) type amorphous Si film and an i type amorphous Si film as dry etching gas using SF6 and CCl4.

[0087] SF6 is used as dry etching gas after Process F and drawing 14 photographic processing, and a nitriding Si film is \*\*\*\*\*ed alternatively.

[0088] Process G and the drawing 15 thickness form the 1st electric conduction film d1 which consists of an ITO film which is 1400A by sputtering. The best layer and the transparent pixel electrode ITO1 of gate-terminal GTM and the drain terminal DTM are formed after photographic processing by \*\*\*\*\*ing the 1st electric conduction film d1 alternatively with the mixed-acid liquid of a hydrochloric acid and a nitric acid as an etching reagent.

[0089] The 2nd electric conduction film d2 which consists of Cr Process H and whose drawing 15 thickness are 600A is formed by sputtering, and the 3rd electric conduction film d3 which consists of aluminum-Pd, aluminum-Si, aluminum-Si-Ti, aluminum-Si-Cu, etc. whose thickness is 4000A further is formed by sputtering. The 3rd electric conduction film d3 is \*\*\*\*\*ed with the same liquid as Process B after photographic processing, the 2nd electric conduction film d2 is \*\*\*\*\*ed with

the same liquid as Process A, and the video-signal line DL, the source electrode SD 1, and the drain electrode SD 2 are formed. N(+) type semiconductor layer d0 between the source and a drain is alternatively removed by introducing CCl4 and SF6 into a dry etching system, and next, \*\*\*\*\*ing an N(+) type amorphous Si film.

[0090] Ammonia gas, silane gas, and nitrogen gas are introduced into Process I and drawing 15 plasma CVD equipment, and the nitriding Si film whose thickness is 1 micrometer is prepared. A protective coat PSV1 is formed after photographic processing by \*\*\*\*\*ing a nitriding Si film alternatively with the photo-etching technology which used SF6 as dry etching gas.

[0091] <<liquid crystal display whole module composition>> Drawing 23 is the decomposition perspective diagram of the liquid crystal display module MDL, and the concrete composition of each component part is shown in drawing 24 - drawing 39.

[0092] Each part material is accumulated due to the arrangement upper and lower sides with which a back light base material and LCA are bottom cases, and a liquid crystal display aperture and PNL indicate [ an intermediate frame and BL / a back light and BLS ] a liquid crystal display panel and SPB to be for an optical diffusion board and MFR to drawing, and, as for the shielding case (= metal frame)



to which SHD changes from a metal plate, and LCW, Module MDL is assembled.

[0093] Module MDL has the bottom case LCA, intermediate-frame MFR, and three sorts of attachment components of a shielding case SHD. These three members accomplish abbreviation box-like, respectively, are accumulated on a nest-of-boxes formula in order of [above-mentioned] a publication, and have the composition of holding other two members in which each part article was carried by the shielding case SHD. A display panel PNL and the optical diffusion board SPB can once be placed on intermediate-frame MFR, and the back light base material BLS which supports four back lights (cold cathode fluorescence pipe) BL can once place them on the bottom case LCA. therefore -- while the bottom case LCA and parts respectively required for two members of intermediate-frame MFR are mounted -- these two members -- \*\*\*\* Japanese common chestnut \*\*\*\* -- since it can put without things and can manufacture, it can manufacture easily, and assembly nature is good and there is an advantage which can offer reliable equipment This is one big feature of this module.

[0094] Hereafter, each part material is explained in detail.

[0095] <<shielding case SHD>> Drawing 24 is drawing showing the upper surface of a shielding case SHD, an anterior side, a posterior side, a right lateral, and a left

lateral, and drawing 25 is a perspective diagram when seeing a shielding case SHD from the slanting upper part.

[0096] A shielding case (metal frame) SHD is produced by punching and bending processing with press-working-of-sheet-metal technology in the metal plate of one sheet. LCW shows opening which exposes a display panel PNL to a visual field, and calls a display window below.

[0097] CL is a presser foot stitch tongue for intermediate-frame MFR fixation (they are 19 pieces at all), FK is the hook for bottom case LCA fixation (they are nine pieces at all), and it is prepared in the shielding case SHD at one. The presser foot stitch tongue CL for fixation of the state by which it was shown in drawing is inserted in square \*\*\*\* CLH (refer to each side elevation of drawing 27) for fixation which was bent inside, respectively and was prepared in intermediate-frame MFR at the time of an assembly. This holds intermediate-frame MFR to which a shielding case SHD holds and contains a display panel PNL etc., and both are fixed firmly. The hook FK for fixation fits into the salient FKP (refer to each side elevation of drawing 34) for fixation prepared in the bottom case LCA, respectively. This holds the bottom case LCA where a shielding case SHD holds and contains a back light BL, the back light base material BLS, etc., and both

are fixed firmly. In addition, intermediate-frame MFR and the bottom case LCA fit in in the periphery section, and a shielding case SHD covers and fits in at intermediate-frame MFR, and three members coalesce. Moreover, the rubber spacer of the shape of a long and slender rectangle thin around [ edge ] the four way type which does not affect the display of the upper surface of a display panel PNL, and the undersurface (rubber cushion.) The illustration abbreviation is prepared. The rubber spacer by the side of the upper surface intervenes between a display panel PNL and a shielding case SHD, and the rubber spacer by the side of the undersurface intervenes between a display panel PNL, intermediate-frame MFR, and the optical diffusion board SPB. The hook FK for fixation is applied to the salient FKP for fixation using the elasticity of these rubber spacers by pushing in a shielding case SHD in the direction of the interior of equipment. The member for both fixation functions as a stopper, and the presser foot stitch tongue CL for fixation is bent further. It is inserted in \*\*\*\* CLH and intermediate-frame MFR and the bottom case LCA are fixed by the shielding case SHD, and the whole module is united, it is held firmly, and other members for fixation are unnecessary. Therefore, assembly is easy and can reduce a manufacturing cost. Moreover, a mechanical strength can be large, can

improve oscillating-proof shock nature, and can improve the reliability of equipment. Moreover, since the presser foot stitch tongue CL for fixation and the hook FK for fixation have disassembly and assembly of eye an easy hatchet (bending of the presser foot stitch tongue CL for fixation is extended, and it is as the hook FK for fixation is removed), and three members easy for removal, repair is easy and it is easy also in exchange of a back light BL (it is easy to remove from the presser foot stitch tongue CL for fixation in the hook FK for fixation of the bottom case LCA where the rate removed by back light exchange etc. is large) In addition, by this module, the bottom case LCA and intermediate-frame MFR are further \*\*\*\*ed with Breakthrough LHL (refer to drawing 34 - drawing 36 ), the tapped hole MVH (refer to drawing 28 ) of intermediate-frame MFR, and screw thread with which the tapped hole of the bottom case LCA which it established four pieces at a time, respectively besides anchoring by the above-mentioned member for fixation was prepared, are stopped, and are carried out. [0098] COH is a common through hole. The common through hole COH The drive circuit board PCB 1, the drive circuit board PCB 2 of intermediate-frame MFR, intermediate-frame MFR of the display panel PNL besides this shielding case SHD, By the through hole prepared in common with every two bottom cases

LCA (in the same flat-surface position) It is for setting up the relative position of each part material and each part article with a sufficient precision by fixing, inserting each common through hole COH in the stood pin sequentially from the bottom case LCA at the time of manufacture, and mounting each part article. Moreover, when the module MDL concerned is mounted in application products, such as a personal computer, it can consider as the criteria of positioning of this common through hole COH.

[0099] FG(s) are six frame glands formed in the metallicity shielding case SHD and one, and if it puts in another way, they are constituted by opening of the shape of a character of "KO" which was able to be opened in the shielding case SHD, and the long and slender height prolonged in square opening. This long and slender height is bent in the direction which goes to the interior of equipment, respectively, and it has structure connected to the frame grand pad FGP (drawing 26) to which the ground line of the drive circuit board PCB 1 of a display panel PNL was connected by soldering.

[0100] The <<display panel PNL and drive circuit board PCB1>> Drawing 26 is the plan showing the state where the drive circuit was mounted in the display panel PNL shown in drawing 16 etc.

[0101] CHI is a drive IC chip (for three lower pieces, every six of the drive IC chip by the side of a vertical-scanning circuit

and right and left are a drive IC chip by the side of a video-signal drive circuit) which makes a display panel PNL drive. As drawing 21 and drawing 22 explained TCP, the IC chip CHI for a drive is a tape. Automation ITIDO The tape career package mounted by the bonding method (TAB) and PCB1 are the drive circuit boards which consist of PCB (pudding TEDDO circuit board) in which TCP, Capacitor CDS, etc. were mounted, respectively, and are divided into three. FGP is a frame grand pad. FC is a flat cable which connects electrically the lower drive circuit board PCB 1, the left-hand side drive circuit board PCB 1, and the lower drive circuit board PCB 1 and the right-hand side drive circuit board PCB 1. As shown in drawing as a flat cable FC, what sandwiched and supported two or more lead wire (what gave Sn plating to the material of phosphor bronze) in stripe-like a polyethylene layer and a polyvinyl alcohol layer is used.

[0102] <<drive circuit board PCB1>> As shown in drawing 26, the drive circuit board PCB 1 is divided into three pieces, is arranged in the shape of a "KO" character, and is connected respectively electrically and mechanically to the surroundings of a display panel PNL by two flat cables FC. Since the drive circuit board PCB 1 is divided, the stress (stress) produced in the direction of a major axis of the drive circuit board PCB 1 according

to the difference of the coefficient of thermal expansion of a display panel PNL and the drive circuit board PCB 1 can be absorbed in the part of a flat cable FC, and it can prevent the output lead (TTM of drawing 21 and drawing 22) of a tape carrier package TCP tape with weak connection resilience, and peeling of the external end-connection child DTM of a display panel (GTM), and can improve the reliability of the since each of such a division method of a substrate is a configuration simple [ on a rectangle ] further compared with one character-like substrate of "KO" -- from one substrate material -- many -- several substrates PCB 1 are acquirable, the utilization factor of printed circuit board material becomes high, and there is an effect (when it is this example, it decreases to about 50%) that parts and the cost of materials can be reduced In addition, if flexible FPC (flexible pudding TIDO circuit) is used instead of PCB, since FPC bends, the drive circuit board PCB 1 can heighten the lead peeling prevention effect further. Moreover, PCB of the shape of a character of "KO" of one apparatus which is not divided can also be used, and an effect is in the improvement in reliability by the simplification of the manufacturing process management by reduction of a man day, and part mark curtailment, and abolition of the interconnection cable between PCBs in that case.

[0103] As shown in drawing 26, a total of every two frame grand pads [ six ] FGP connected to each ground line of each drive circuit board PCB 1 divided into three pieces is provided for every substrate. In a RF field, if at least one in the drive circuit board is connected to the frame gland in direct current when the drive circuit board PCB 1 is divided into plurality, although an electric problem will not occur, if there are few the parts, it will be [ that reflection of an electrical signal and the potential of a ground line are shaken by the difference in the characteristic impedance of each drive circuit board etc., etc. and ] the cause, and the generating potential of the unnecessary radiation electric wave which causes EMI (electro magnetic in TAFI Arens Since a high-speed clock is especially used by the module MDL using TFT, the cure against EMI is difficult. In order to prevent this, an impedance connects grand wiring (alternating current grounding potential) to a frame (namely, shielding case SHD) common enough to a low by two places for each [ which was divided into plurality ] drive circuit board PCB of every at at least one place and this example. Thereby, since the ground line in a RF field was strengthened, in the case of [ six ] this example, as compared with the case where only one place connects with a shielding case SHD on the whole, the improvement of 5dB or more was found

by the field strength of radiation.

[0104] It consists of metaled long and slender heights, and can connect with the frame grand pad FGP of a display panel PNL easily by bending, and the frame gland FG of a shielding case SHD has a special unnecessary wire for connection (lead wire). Moreover, since the drive circuit board PCB 1 is mechanically connectable with a shielding case SHD through the frame gland FG, the mechanical strength of the drive circuit board PCB 1 can also improve.

[0105] <<intermediate-frame MFR>> It is the perspective diagram as which drawing 27 looked at the plan of intermediate-frame MFR, the anterior side view, the posterior side view, the right lateral view, and the left lateral view, and drawing 28 looked at the bottom view of intermediate-frame MFR, and drawing 29 from the upper surface side of intermediate-frame MFR.

[0106] Intermediate-frame MFR is the attachment component of the drive circuit board PCB 1, the liquid crystal display section LCD constituted by one and the optical diffusion board SPB, and the drive circuit board PCB 2 of L typeface.

[0107] BLW is a back light light introduction aperture for incorporating the light of a back light BL to the liquid crystal display section LCD, and the optical diffusion board SPB is laid and held here. SPBS is the attaching part of

the optical diffusion board SPB. It is the notch for connectors by which RDW is connected with a thermolysis hole and CW is connected with the exterior.

MVH(s) are four tapped holes and the bottom case LCA and intermediate-frame MFR are fixed with the screw thread which is not illustrated through this tapped hole MVH and the through hole LHL (refer to drawing 34 - drawing 36) of the bottom case LCA. CLH is \*\*\*\* for fixation in which the presser foot stitch tongue CL for fixation of a shielding case SHD is inserted (refer to each side elevation of drawing 27, and drawing 29). 2HL(s) are the holes for fixation of the drive circuit board PCB 2 (refer to drawing 30), and stops, such as a nylon rivet, are inserted. The drive circuit board PCB 2 of L typeface is arranged to the right of the plan of intermediate-frame MFR of drawing 27, and the L character field of a lower edge. In addition, intermediate-frame MFR is formed of the back light base material BLS and the same white synthetic resin as the bottom case LCA. Moreover, since intermediate-frame MFR is made from synthetic resin, it is advantageous on the insulation of the drive circuit board PCB 1 and the drive circuit board PCB 2.

[0108] <<light diffusion board SPB>> It is the attaching part SPBS (refer to drawing 27 and drawing 29.) by which the optical diffusion board SPB (refer to drawing 23) was formed in the periphery

section of the four way type of the back light light introduction aperture BLW of intermediate-frame MFR. It is held on a low from the upper surface of intermediate-frame MFR. If the optical diffusion board SPB is laid on an attaching part SPBS, the upper surface of the optical diffusion board SPB and the upper surface of intermediate-frame MFR will turn into the same flat surface. On the optical diffusion board SPB, the liquid crystal display section LCD which was united with the drive circuit board PCB 1 is laid. The four rubber spacer arranged between the liquid crystal display section LCD and the optical diffusion board SPB around [ edge ] the four way type of the inferior surface of tongue of the liquid crystal display section LCD (illustration ellipsis.) Referring to [ of explanation of <<shielding case SHD>> ] the column intervenes, and between the liquid crystal display section LCD and the optical diffusion boards SPB is sealed by these rubber spacers. That is, the optical diffusion board SPB is laid on intermediate-frame MFR (frame), and the upper surface of the optical diffusion board SPB is being worn by the liquid crystal display section LCD, and the gap of the liquid crystal display section LCD and the optical diffusion board SPB is completely sealed by the rubber spacer (intermediate-frame MFR was used, and the optical diffusion board SPB and the

liquid crystal display section LCD were unified and fixed independently of the back light section). Therefore, the problem to which a foreign matter invades between the liquid crystal display section LCD and the optical diffusion board SPB, or the foreign matter which had adhered with static electricity etc. in addition to the viewing area moves to a viewing area, and display quality falls can be suppressed. In addition, since the optical diffusion board SPB is thick as compared with an optical diffusion sheet, existence of the foreign matter by the side of an optical diffusion board SPB inferior surface of tongue is not conspicuous. Moreover, since the foreign matter which exists in the inferior-surface-of-tongue side of the optical diffusion board SPB is far from the liquid crystal display section LCD, it cannot connect a focus easily, and since an image is spread, it hardly poses a problem. Furthermore, since it is the composition of making the optical diffusion board SPB and the liquid crystal display section LCD holding to intermediate-frame MFR in order, assembly nature is also good.

[0109] <<drive circuit board PCB2>>

Drawing 30 is the bottom view of the drive circuit board PCB 2. The drive circuit board PCB 2 of the liquid crystal display section LCD held and contained is carrying out L typeface, as shown in drawing 30, and electronic parts, such as

IC, a capacitor, and resistance, are carried in intermediate-frame MFR. The circuit including the power circuit for obtaining the stable voltage source which plurality pressured partially from one voltage source, and the circuit which changes the information for CRT (cathode-ray tube) from a host (host processor) into the information for TFT liquid crystal displays is carried in this drive circuit board PCB 2. CJ is a connector connection to which the connector which is connected with the exterior, and which is not illustrated is connected. In addition, as it is indicated in drawing 31 as the drive circuit board PCB 2 and the drive circuit board PCB 1, a flat cable FC connects electrically (detailed after-mentioned). Moreover, the drive circuit board PCB 2 and the inverter circuit board IPCB are electrically connected by the back light connector and back light cable which are connected to the back light connection BC2 of the drive circuit board PCB 2, and the back light connection BCI of the inverter circuit board IPCB and which are not illustrated through the connector hole CHL (refer to drawing 27 - drawing 29) established in intermediate-frame MFR.

[0110] Electrical installation>> of <<drive circuit board PCB1 and the drive circuit board PCB 2 Drawing 31 is the plan showing the connection state of the drive circuit board PCB 1 (the upper

surface can be seen) of the liquid crystal display section LCD, and the drive circuit board PCB 2 (an inferior surface of tongue can be seen) of intermediate-frame MFR.

[0111] The flat cable FC which the liquid crystal display section LCD and the drive circuit board PCB 2 can bend connects electrically. A check of operation can be performed in this state. The drive circuit board PCB 2 is arranged in piles by bending 180 degrees of flat cables FC at the inferior surface of tongue side of the liquid crystal display section LCD, fits into the predetermined crevice of intermediate-frame MFR, and is fixed by stops, such as a nylon rivet, etc., and the drive circuit board PCB 1 which was united with the liquid crystal display section LCD on it is laid and held.

[0112] <<back light base material BLS>> Drawing 32 is the perspective diagram which looked at the plan of the back light base material BLS, a posterior side view, a right lateral view, a left lateral view, and drawing 33 from the upper surface side of the back light base material BLS.

[0113] The back light base material BLS supports four back lights (cold cathode fluorescence pipe) BL (refer to drawing 37 and drawing 23). SPC is a hole (space) and the back light base material BLS has accomplished the frame.

[0114] The back light base material BLS supports four back lights BL through the white silicone rubber SG (refer to

drawing 37 and drawing 39). SS is a back light supporter and supports the ends of each back light BL through silicone rubber SG here. In addition, silicone rubber SG also carries out the duty of foreign matter invasion prevention into the light field of a back light BL. RH is a lead-wire hole along which lead-wire LD (refer to drawing 37) connected to the ends of a back light BL passes.

[0115] SHL(s) are four through holes prepared in the back light base material BLS, and are fixed to the bottom case LCA with the screw thread which is not illustrated in accordance with the tapped hole LVH of the bottom case LCA.

[0116] SRM is the back light light reflex section of the back light BL (two outside back lights BL among four back lights BL) formed in right-and-left both the medial surfaces of drawing 32 of the back light base material BLS. It consists of combination of two or more flat surfaces for reflecting the light of a back light BL in the direction of the liquid crystal display section LCD efficiently like the upper surface of the back light light reflex mountain RM of the bottom case LCA (refer to drawing 34 and drawing 36) (refer to the column of explanation of << bottom case >>). In addition, the back light base material BLS is made by molding by intermediate-frame MFR and the same white synthetic resin as the bottom case LCA.

[0117] << bottom case LCA >> The

perspective diagram and drawing 38 as which drawing 34 looked at the plan (reflection side) of the bottom case LCA, the posterior side view, the right lateral view, and the left lateral view, and drawing 35 looked at the bottom view of the bottom case LCA and drawing 36 from the upper surface side of the bottom case LCA are the cross section (cross section in 38 to 38 cutting plane line of drawing 34) of the bottom case LCA.

[0118] The bottom case LCA is the attachment component (back light receipt case) of a back light BL, the back light base material BLS, and the inverter circuit board IPCB for a back light BL light, serves as the back light light reflex board of a back light BL, and is made by really casting the light of a back light BL by one mold by the white synthetic resin which is the color reflected most efficiently. Three back light light reflex mountains RM formed in this bottom case LCA and one are formed in the upper surface of the bottom case LCA, and the back light light reflex side of a back light BL is constituted. Three back light light reflex mountains RM consist of combination of two or more flat surfaces for reflecting the light of a back light BL in the direction of the liquid crystal display section LCD efficiently. That is, the cross-section configuration of the back light light reflex mountain RM consists of approximation straight lines of the curve called for by calculation so that



it might be the most efficient and the light of a back light BL might be reflected, as shown in the cross section of drawing 38. In addition, the height of the back light light reflex mountain RM is higher than the upper surface of a back light BL in order to gather the rate of the reflected light (refer to drawing 39). Thus, since the receipt case of a back light BL and the back light light reflex board of a back light BL were constituted from a member of one, part mark can be lessened, structure can be simplified and a manufacturing cost can be reduced. Therefore, the oscillating-proof shock nature of equipment and a thermal shock resistance can be improved, and reliability can be improved. Moreover, since the bottom case LCA is made from synthetic resin, it is advantageous on the insulation of the inverter circuit board IPCB.

[0119] In addition, LVH(s) are four tapped holes and the back light base material BLS is fixed to the bottom case LCA with the screw thread which is not illustrated through this tapped hole LVH and the through hole SHL (refer to drawing 32 and drawing 33) of the back light base material BLS. LHL(s) are four through holes and intermediate-frame MFR and the bottom case LCA are fixed with the screw thread which is not illustrated through this through hole LHL and the tapped hole MVH (refer to drawing 28) of intermediate-frame MFR.

The hole for fixation of the inverter circuit board IPCB where, as for IHL, stops, such as a nylon rivet, are inserted, the notch for connectors by which CW is connected with the exterior, and FKP are salients for fixation into which the hook FK for fixation of a shielding case SHD fits (refer to each side elevation of drawing 34, and drawing 36).

[0120] <<back light BL>> The plan showing the state where drawing 37 carried the back light base material BLS, a back light BL, and the inverter circuit board IPCB in the bottom case LCA, a posterior side view, a right lateral view, a left lateral view, and drawing 39 are the cross sections in 39 to 39 cutting plane line of drawing 37.

[0121] A back light BL is a direct female mold back light arranged just under the liquid crystal display section LCD. A back light BL is constituted by four cold cathode fluorescence pipes, is supported by the back light base material BLS, and is held at the bottom case LCA which is a back light receipt case by fixing through the through hole SHL of the back light base material BLS, and the tapped hole LVH of the bottom case LCA using the screw thread which does not illustrate the back light base material BLS in the bottom case LCA.

[0122] ECL is the closure side (the thing of the side which, and leads gas, and it is made a vacuum or encloses gas is said) of a cold cathode tube. [ a side ] [ applying a

fluorophor to the internal surface of a pipe 1  
As shown in drawing 37, the closure four  
back lights BL arranged side by side side  
ECL is arranged alternately (drawing 37  
vertical alternation) with right and left  
(alternate arrangement). By this, it is not  
conspicuous, the cant (the direction of a  
closure side has high color temperature)  
of the color temperature of the display  
screen which originates in the fluorophor  
application in a fluorescence pipe, and is  
produced is made, and display quality  
can be improved.

[0123] <<inverter circuit board IPCB>>  
Inverter circuit IPCB is the circuit board  
for a light of four back lights BL, as  
shown in drawing 37, is laid in the  
bottom case LCA and fixed by stops, such  
as a nylon rivet which is not illustrated  
through the hole IHL (refer to drawing 34  
- drawing 36) for fixation of the bottom  
case LCA. On inverter circuit IPCB,  
electronic parts, such as two  
transformers TF1 and TF2, and  
capacitors, coils, resistance, are carried.  
In addition, since the inverter circuit  
board IPCB used as a heat source is  
arranged at the upper part side (drawing  
37 shows to the left-hand side of a plan)  
of equipment, its thermolysis nature is  
good. Moreover, the inverter circuit board  
IPCB is arranged at the upper part side  
of equipment, the drive circuit board PCB  
2 of L typeface is arranged on the lower  
part side of equipment, and left-hand side  
(the right of the plan of

intermediate-frame MFR of drawing 27,  
and L character field of a lower edge), and  
the inverter circuit board IPCB used as a  
heat source and the drive circuit board  
PCB 2 are arranged so that it may not lap  
up and down from the point of  
thermolysis nature, and the point which  
makes thickness of the whole module  
thin.

[0124] <<back light BL, the back light  
base material BLS, and inverter circuit  
board IPCB>> After inserting in ends  
four back lights BL to which lead-wire LD  
(refer to drawing 37) was attached,  
respectively, lead-wire LD of each back  
light BL is soldered to the back light base  
material BLS at the inverter circuit  
board IPCB (before containing and fixing  
the back light base material BLS and the  
inverter circuit board IPCB at the bottom  
case LCA). Thereby, one unit consists of a  
back light BL, a back light base material  
BLS, and the inverter circuit board IPCB  
(refer to drawing 23 and drawing 37).  
The light examination of a back light BL  
is possible in this state. Since it was the  
composition which solders the lead wire  
of a back light to the inverter circuit  
board after fixing a back light and the  
inverter circuit board to a back light  
receipt case, respectively, although the  
space for soldering was very narrow and  
workability was bad conventionally By  
this module, before fixing a back light BL  
and the inverter circuit board IPCB to the  
bottom case LCA Since a back light BL

can solder lead-wire LD of a back light BL to the inverter circuit board IPCB after having been supported by the back light base material BLS, workability is good. Moreover, a parts replacement when poor parts arise is also easy. If a light examination is completed, as shown in drawing 37, the inverter circuit board IPCB is fixed through the hole IHL for fixation of the bottom case LCA using stops, such as a nylon rivet, and it fixes to the bottom case LCA through four through holes SHL and tapped holes LVH (refer to drawing 36 and drawing 34) with the screw thread which does not illustrate the back light base material BLS.

[0125] Moreover, it is the composition made to light three cold cathode tubes per inverter (for it to have two transformers, respectively) circuit board at a time for a cold cathode tube using 6 and the two inverter circuit boards conventionally. Since the two inverter circuit boards are arranged at the vertical both sides (it will be right and left of the plan of the bottom case LCA if it says by drawing 37) of the back light within a back light receipt case, Since the size of the whole back light section became large and the two inverter circuit boards which are heat sources were arranged at vertical both sides, there was a problem in respect of thermolysis nature. However, thermolysis nature is also good, while being able to make the size of the whole

back light section small with this equipment, since the number of the inverter circuit boards IPCB is one. Moreover, since the inverter circuit board IPCB is arranged with this equipment at the upper part side (drawing 37 shows to the left-hand side of a plan) of equipment, thermolysis nature is good.

[0126] Example of <<cure 1>> The example for reducing the connection gap with the drain terminal DTM with an array pitch there being much especially array number and small of the tape career package TCP and the external end-connection child of a display panel PNL is explained hereafter.

[0127] Drawing for drawing 41 explaining the array pitch of the output terminal TTM of the tape career package TCP shown in drawing 40 and drawing 42 are drawings for explaining the array pitch of the drain terminal DTM shown in drawing 18 etc.

[0128] The end-connection child's TTM array is divided into the fields a1-e1 divided by the dotted line in the tape career package TCP shown in drawing 41. A field a1 is a field centering on the center line CL of terminal blocks 1-OUT 3 shown in drawing 40, and 30, 30, 20, and 16 or 5 end-connection children TTM are formed in fields a1-e1, respectively. The end-connection child's TTM pitches in fields a1-e1 are 100, 105, 115, and 125 or 130 micrometers, respectively. The end-connection child's TTM line breadth

in fields a1-e1 is 45, 50, 55, and 60 or 60 micrometers, respectively. The space width of face between the end-connection children TTM in fields a1-e1 is 55, 55, 60, and 65 or 70 micrometers, respectively, and all are enlarged as the value goes on the outskirts from a center.

[0129] On the other hand, in the display panel PNL shown in drawing 42, the drain terminal area DTM section is divided into fields a2-e2 corresponding to fields a1-e1. Although the pitch of the drain terminal DTM in fields a2-e2, line breadth, and space width of face were set up by the end-connection child's TTM pitch in fields a1-e1, line breadth, and 1.001 to 1.004 times the space width of face, respectively, they were increased 1.0012 times by this example. In addition, please understand that the conditions of each field mentioned above are bilateral symmetries on the basis of a center line CL. Moreover, a pitch, line breadth, space width of face, and those ratios are the values before making thermocompression bonding connection of the terminal TTM.

[0130] In order to connect the end-connection child TTM and the drain terminal DTM through the anisotropy electric conduction film ACF according to the array method of the terminal which took in such a correction factor When the end-connection child TTM section of the tape carrier package TCP is heated and the end-connection child TTM section expands thermally, Since the pitch of the

drain terminal DTM is made a little larger than the pitch of Terminal TTM (1.0012 times), the gap width of face of the outside end-connection child's TTM center and the center of the drain terminal DTM is reduced. Moreover, since the line breadth of the end-connection child TTM of a lateral part and the drain terminal DTM will be large even if the position gap with the center of the end-connection child TTM of a lateral part and the center of the drain terminal DTM occurs, connection probability of the end-connection child TTM and the drain terminal DTM which correspond also in a lateral part can be made high. Furthermore, since the space width of face between the end-connection children TTM of a lateral part and the space width of face between the drain terminals DTM are large When the anisotropy electric conduction film ACF was located, and it heats and pressurizes by the heating pressurization head TPH the back between the end-connection child TTM and the drain terminal DTM Since the heat-curing resin of the anisotropy electric conduction film ACF with which line breadth existed between the end-connection child TTM and the drain terminal DTM also in the large lateral part can fully escape to a space side The end-connection child TTM and the drain terminal DTM are certainly connectable through the anisotropy electric conduction film ACF.

[0131] Example of <<cure 2>> The plan in which drawing 43 shows other examples of a tape career package, and drawing 44 are drawings showing the cross-section structure near terminal TTM of drawing 43. A different point from it which showed drawing 21 of the tape career package TCP of this example and drawing 40 is a point which made thickness of the terminal area TMP of the base film BFI thinner than the thickness of other portions on the basis of the boundary line BD.

[0132] This tape career package TCP is in the state where much tape career packages TCP shown in drawing 21 and drawing 40 were put in a row, and can be manufactured by making thin the terminal area TMP of the base film BFI by etching etc.

[0133] In this example, the thermal expansion force at the time of thermocompression bonding connection of the terminal TTM mentioned above since the terminal area TMP of the base film BFI was made thin is small, and the thermal expansion of a terminal area TMP is suppressed by the rolling copper foil which constitutes the end-connection child TTM. For this reason, the position gap with the end-connection child TTM and the drain terminal DTM can be reduced.

[0134] Example of <<cure 3>> Drawing 45 is drawing of other tape career packages showing the cross-section

structure near terminal TTM of drawing 43. A different point from it which showed drawing 21 of the tape career package TCP of this example and drawing 40 is a point of having lost the left-hand side base film BFI from the boundary line BD, instead having formed the low-thermal expansion boards (for example, a ceramic compound copper clad laminate, an aramid nonwoven fabric epoxy copper clad laminate, etc.) LEB of the quality of the material with a coefficient of thermal expansion smaller than the coefficient of thermal expansion of the quality of the material of the base film BFI, and having reinforced Terminal TTM.

[0135] This tape career package TCP is in the state where much tape career packages TCP shown in drawing 21 and drawing 40 were put in a row, removes the terminal area of the base film BFI by etching, and can manufacture it by pasting up the low thermal-expansion board LEB on the end-connection child TTM section. In addition, if it is made the longitudinal direction and right angle of a tape which had the longitudinal direction of the low thermal-expansion board LEB put in a row, since the above-mentioned tape can be rolled round easily, connection of the end-connection child TTM can be made easily.

[0136] In this example, since the back up plate LEB of a low-thermal expansion coefficient is used, the amount of thermal

expansion of a terminal area can reduce the position gap with the end-connection child TTM and the drain terminal DTM small.

[0137] Example of <<cure 4>> Drawing 46 is drawing of other tape career packages showing the cross-section structure near terminal TTM of drawing 43. the point of having formed the low thermal-expansion board LEB which a different point from it which showed drawing 21 of the tape career package TCP of this example and drawing 40 made thin the left-hand side base film BFI from the boundary line BD, instead was mentioned above, and having reinforced Terminal TTM -- it is -- the example 2 of a cure, and the example 3 of a cure -- it is equivalent to a compromise exactly and the manufacture method is the same as that of the example 3 of a cure

[0138] Therefore, this example has the amount of thermal expansion of a terminal area smaller than the example 2 of a cure, and when protecting deformation of the terminal TTM under tape manufacture from the example 3 of a cure, it is advantageous at a point.

[0139] Example of <<cure 5>> Drawing 47 - drawing 49 are the plans showing the connection terminal area of other tape career packages, respectively, and a different point from it which showed drawing 40 is a point of having formed the slits (slitting) SLT1-SLT3 parallel to

the end-connection child TTM among the end-connection children TTM of the terminal area TMP of the base film BFI. As for the example of drawing 47, the example of drawing 48 has formed slits SLT1 and SLT2 for two or more end-connection children of every for every end-connection child. The example of drawing 49 makes the end-connection child between slits one group, and changes the end-connection child's TTM array pitch according to a group like the example 1 of a cure. In addition, slits (slitting) SLT1-SLT3 are formed by punching of a press etc. like Breakthrough HL etc.

[0140] In this example, since the thermal-expansion stress of the terminal area TMP of the base film BFI is absorbed by slits SLT1-SLT3, change of the distance between the end-connection children TTM of ends becomes small.

[0141] Example of <<cure 6>> Drawing 50 is the plan showing the connection terminal area of other tape career packages, and a different point from it which showed drawing 40 is a point of having established the crevice CNP on a rectangle (slitting) in the center section of the terminal area TMP of the base film BFI, in the example of drawing 51, it transforms a little it and is made into the triangle-like slitting section ICP.

[0142] In the tape career package TCP shown in this example, when connecting the end-connection child TTM and the

drain terminal DTM through the anisotropy electric conduction film ACF, the way section is first heated and pressurized outside the end-connection child TTM section in the heating pressurization position TPP1, and all the fields of the end-connection child TTM section are heated and pressurized in the afterbaking pressurization position TPP2. Therefore, since area of the portion in which the end-connection child TTM section when heating and pressurizing in the heating pressurization position TPP1 is heated is made small, change of the distance between the end-connection children TTM of ends is small. And since the end-connection child TTM of both sides is being connected and fixed to the drain terminal DTM when heating and pressurizing in the heating pressurization position TPP2, the thermal expansion of the center section of the terminal area TMP of the base film BFI is suppressed, and the position gap with the end-connection child TTM and the drain terminal DTM can be reduced.

[0143] Example of <<cure 7>> Drawing 52 is the cross section showing the heating pressurization head for explaining how connecting the end-connection child of a tape carrier package, and the drain terminal of a liquid crystal display element through an anisotropy electric conduction film. In the heating pressurization head TPH1 shown in (a), the lobe is prepared in both ends

and the center section, and the lobe is prepared in the portion corresponding to the crevice of the heating pressurization head TPH1 in the heating pressurization head TPH2 shown in (b).

[0144] In order to connect the end-connection child TTM and the drain terminal DTM using the heating pressurization head shown in drawing 52, first, the anisotropy electric conduction film ACF is located between the end-connection child TTM and the drain terminal DTM, the both ends and center section of the end-connection child TTM section are heated and pressurized by the heating pressurization head TPH1 the back, and, next, the remaining portion of the end-connection child TTM section is heated and pressurized by the heating pressurization head TPH2.

[0145] If it does in this way, since the area of the end-connection child TTM section heated and pressurized by the 1st time by the heating pressurization head TPH1 is small, change of the distance between the end-connection children TTM of ends is small. And since the end-connection child TTM of both ends is being connected and fixed to the drain terminal DTM at least when heating to the 2nd time and pressurizing it by the heating pressurization head TPH2, the thermal expansion of the portion heated by the 2nd time of the terminal area TMP of the base film BFI is suppressed. For this reason, the position gap with the

end-connection child TTM and the drain terminal DTM is reduced.

[0146] Example of <<cure 7>> Drawing 53 is drawing for explaining other methods of connecting the end-connection child of a tape carrier package, and the drain terminal of a liquid crystal display element through an anisotropy electric conduction film. In this connection method, locate the tape carrier package TCP so that the end-connection child TTM may incline to the drain terminal DTM, and detect the crossing where the end-connection child TTM and the drain terminal DTM cross by the image processing, the straight line which connects the above-mentioned crossing, and the center line of the heating pressurization side of the heating pressurization head TPH are made in agreement, and it heats and pressurizes by the heating pressurization head TPH.

[0147] If it does in this way, since it is not necessary to perform alignment of the tape carrier package TCP to the liquid crystal display element LCD with high precision, the end-connection child TTM and the drain terminal DTM are easily connectable.

[0148] Example of <<cure 8>> Drawing in which drawing 54 shows the terminal strapping structure of the end-connection child of a tape carrier package and the drain terminal of a liquid crystal display element, and drawing 55 are the B-B cross sections of drawing 54. In this

terminal strapping structure, the end-connection child TTM2 who reached to the edge of the end-connection child TTM1 who the broad drain terminals DTM1 and DTM2 are arranged alternately, and does not reach to the edge of the base film BFI, and the base film BFI is formed, the end-connection child's TTM2 abbreviation half is covered by the solder resist SRS, and the crevice is established in the end-connection children's TTM1 and TTM2 wiring CIR side by etching. And the end-connection child TTM1 and the drain terminal DTM 1 are connected, and the end-connection child TTM2 and the drain terminal DTM 2 are connected. And it is prevented that the end-connection child TTM2 and the drain terminal DTM 1 are connected by the solder resist SRS.

[0149] In this terminal strapping structure, in order to connect the end-connection children TTM1 and TTM2 and the drain terminals DTM1 and DTM2 through the anisotropy electric conduction film ACF When the end-connection child TTM section of the tape carrier package TCP is heated, Though the end-connection child TTM section expands thermally and the position gap with the end-connection children TTM1 and TTM2 and the drain terminals DTM1 and DTM2 arises Since the flank and the end-connection children TTM1 and TTM2 of the broad drain terminals DTM1 and DTM2 are



connected, the end-connection children TTM1 and TTM2 and the drain terminals DTM1 and DTM2 are certainly connectable. Moreover, since a solder resist SRS shifts similarly even if a position gap arises, it is also avoided that a terminal TTM2 connects with the next drain terminal DTM 1 too hastily.

[0150] In addition, in the above-mentioned example, although the drain terminals DTM1 and DTM2 have been arranged alternately, you may arrange a broad drain terminal stair-like.

[0151] Example of <<cure 9>> Drawing in which drawing 56 shows other terminal strapping structures of the end-connection child of a tape career package and the drain terminal of a liquid crystal display element, and drawing 57 are the C-C cross sections of drawing 56. In this terminal strapping structure, the drain terminal DTM 4 which does not reach to the edge of the drain terminal DTM 3 which the broad end-connection children TTM3 and TTM4 are stationed alternately, and reached to the edge of lower transparent glass-substrate SUB1, and transparent glass-substrate SUB1 is formed, and the abbreviation half of the drain terminal DTM 3 is covered by the protective coat PSV1. And the end-connection child TTM3 and the drain terminal DTM 3 are connected, and the end-connection child TTM4 and the drain terminal DTM 4 are connected.

[0152] In this terminal strapping structure, in order to connect the end-connection children TTM3 and TTM4 and the drain terminals DTM3 and DTM4 through the anisotropy electric conduction film ACF When the end-connection child TTM section of the tape career package TCP is heated, Though the end-connection child TTM section expands thermally and the position gap with the end-connection children TTM3 and TTM4 and the drain terminals DTM3 and DTM4 arises Since the broad end-connection children's TTM3 and TTM4 flank and drain terminals DTM3 and DTM4 are connected, the end-connection children TTM3 and TTM4 and the drain terminals DTM3 and DTM4 are certainly connectable. Moreover, even if a position gap arises, since a protective coat PSV1 shifts relatively similarly, it is also avoided that a terminal TTM4 connects with the next drain terminal DTM 4 too hastily.

[0153] In addition, in the above-mentioned example, although the end-connection children TTM3 and TTM4 have been stationed alternately, you may station a broad end-connection child stair-like.

[0154] Example of <<cure 10>> Drawing 58 is drawing showing the connection terminal area of other tape career packages. In this tape career package TCP, the end-connection child TTM5 who

moved in a zigzag direction is formed, and the end-connection child's TTM5 meandering width of face W1 is smaller than the end-connection child's TTM5 pitch.

[0155] Drawing 59 is drawing showing the connection terminal area of other tape career packages. In this tape career package TCP, the end-connection child TTM6 who moved in a zigzag direction is formed, and the end-connection child's TTM6 meandering width of face W2 is smaller than the end-connection child's TTM6 pitch.

[0156] In the tape career package TCP shown in drawing 58 and drawing 59 In order to connect the end-connection children TTM5 and TTM6 and the drain terminal DTM through the anisotropy electric conduction film ACF When the end-connection child TTM5 of the tape career package TCP and the TTM6 section are heated, the end-connection child TTM5 and the TTM6 section -- expanding thermally -- the end-connection children's TTM5 and TTM6 center line -- \*\*, though the position gap with the center line of the drain terminal DTM arises Since it moves in a zigzag direction and the drain terminal DTM is connected with the portion projected to the end-connection children's TTM5 and TTM6 side, the end-connection children TTM5 and TTM6 can connect certainly the end-connection children TTM3 and TTM4 and the drain

terminals DTM3 and DTM4. In addition, the drain terminal DTM is drawing all one drawing of both for convenience.

[0157] In addition, although the end-connection children TTM5 and TTM6 were made to move in a zigzag direction, you may make the drain terminal DTM move in a zigzag direction in the above-mentioned example.

[0158] Example of <<cure 11>> Drawing showing the connection terminal area of the tape career package of others [ drawing 60 ], drawing showing the rear face of the connection terminal area of the tape career package which showed drawing 61 to drawing 60 , and drawing 62 are the D-D expanded sectional views of drawing 21 . In this tape career package TCP, the broad end-connection child TTM7 is formed, the end-connection child TTM7 is covered by the solder resist SRS, and the through hole THH connected to the terminal area TMP of the base film BFI at the end-connection child TTM7 is formed. This through hole THH is formed more densely [ the end-connection child's TTM7 core ] than a flank. And the end-connection child TTM7 and the drain terminal DTM are connected through a through hole THH.

[0159] In order to manufacture this tape career package TCP, first, rolling copper foil is pasted up on the base film BFI with Adhesives BIN, and Wiring CIR and the end-connection child TTM7 are formed at a FOTORISO process. A hole is prepared

in the terminal area TMP of the base film BFI by etching. Next, a through hole THH is formed by plating. Next, it is a wrap by the solder resist SRS about Wiring CIR and the end-connection child TTM7.

[0160] In this tape career package TCP In order to connect the end-connection child TTM and the drain terminal DTM through the anisotropy electric conduction film ACF When the end-connection child TTM section of the tape career package TCP is heated, Though the end-connection child TTM section expands thermally and the position gap with the end-connection child's TTM center line and the center line of the drain terminal DTM occurs Since the distance between the through holes THH of the both sides connected to the line breadth TTM of the end-connection child TTM on parenchyma, i.e., one end-connection child, is large, it can connect certainly the end-connection child TTM and the drain terminal DTM. And since the end-connection child TTM7 is covered by the solder resist SRS, even if the space width of face between the end-connection children TTM7 is small, electric corrosion will not occur in the end-connection child TTM7 side. Moreover, since the length which adjoins mutually [ the through hole THH connected to the next end-connection child TTM7 ] is short, electric corrosion does not generate a

through hole THH side, either. Therefore, the reliability of the end-connection child TTM7 section improves.

[0161]

[Effect of the Invention] Since the slit parallel to an end-connection child is prepared in the terminal area of a base film, and change of the distance between the end-connection children of ends is small and it can prevent that the position gap with an end-connection child and the terminal of a contact-ed occurs in the tape career package concerning this invention as explained above, an end-connection child and the terminal of a contact-ed are certainly connectable.

[0162] Moreover, if the way section is heated and pressurized among connection terminal areas after heating and pressurizing the way section outside a connection terminal area first, since the crevice is established in the center section of the connection terminal area Change of the distance between the end-connection children of ends is small, and since the thermal expansion of the center section of the terminal area of a base film is moreover suppressed and it can prevent that the position gap with an end-connection child and the terminal of a contact-ed occurs, an end-connection child and the terminal of a contact-ed are certainly connectable.

[0163] Moreover, it sets on the connection method of the tape career package concerning this invention, and a heating

pressurization head. After [ a connection terminal area ] heating and pressurizing both ends at least, the remaining portion of a connection terminal area is heated. Since it pressurizes and the thermal expansion of the portion which is small as for change of the distance between the end-connection children of the ends at the time of the 1st heating, and is moreover heated by the 2nd time of the terminal area of a base film is suppressed Since it can prevent that the position gap with an end-connection child and the terminal of a contact-ed occurs, an end-connection child and the terminal of a contact-ed are certainly connectable.

[0164] Moreover, a tape career package is located so that an end-connection child may be inclined to the terminal of a contact-ed. The straight line which connects the crossing where an end-connection child and the terminal of a contact-ed cross, and the center line of the heating pressurization side of a heating pressurization head are made in agreement. Since it heats and pressurizes by the heating pressurization head and it is not necessary to perform alignment of the tape career package to a contact-ed with high precision, an end-connection child and the terminal of a contact-ed are easily connectable.

[0165] Thus, this effect of the invention is remarkable.

---

#### DESCRIPTION OF DRAWINGS

#### [Brief Description of the Drawings]

[Drawing 1] It is the important section plan showing 1 pixel and its circumference of the liquid crystal display section of the electrochromatic display of the active matrix method which applied this invention.

[Drawing 2] It is the cross section showing 1 pixel in two to 2 cutting plane line of drawing 1 , and its circumference.

[Drawing 3] It is the cross section of the addition capacity Cadd in three to 3 cutting plane line of drawing 1 .

[Drawing 4] It is the important section plan of the liquid crystal display section which has arranged two or more pixels shown in drawing 1 .

[Drawing 5] It is a plan only describing the layers g2 and AS of the pixel shown in drawing 1 .

[Drawing 6] It is a plan only describing the layers d1, d2, and d3 of the pixel shown in drawing 1 .

[Drawing 7] It is a plan only describing the pixel electrode layer, shading film, and light-filter layer of the pixel shown in drawing 1 .

[Drawing 8] It is an important section plan only describing the pixel electrode layer, shading film, and light-filter layer of the pixel array shown in drawing 6 .

[Drawing 9] It is drawing of a flat surface and a cross section showing the connection neighborhood of a gate terminal GTM and the gate wiring GL.

[Drawing 10] It is drawing of a flat surface and a cross section showing near the connection of the drain terminal DTM and the video-signal line DL.

[Drawing 11] It is the representative circuit schematic showing the liquid crystal display section of the electrochromatic display display of an active matrix method.

[Drawing 12] It is the representative circuit schematic of the pixel shown in drawing 1.

[Drawing 13] It is the flow chart of the cross section of the pixel section and the gate-terminal section which shows the manufacturing process of process A-C by the side of a substrate SUB 1.

[Drawing 14] It is the flow chart of the cross section of the pixel section and the gate-terminal section which shows the manufacturing process of process D-F by the side of a substrate SUB 1.

[Drawing 15] It is the flow chart of the cross section of the pixel section and the gate-terminal section which shows the manufacturing process of process G-I by the side of a substrate SUB 1.

[Drawing 16] It is a plan for explaining the composition of the matrix periphery of a display panel.

[Drawing 17] It is a panel plan for exaggerating the periphery of drawing 16 a little and explaining it still more concretely.

[Drawing 18] It is the expansion plan of the corner of the display panel containing

the electrical installation section of a vertical substrate.

[Drawing 19] It is the cross section showing the pixel section of a matrix in the center and showing near a panel angle and near a video-signal terminal area on both sides.

[Drawing 20] It is the cross section showing a part for the panel edge which there does not have no scanning signal terminal in left-hand side, and does not have an external end-connection child in right-hand side.

[Drawing 21] The integrated circuit chip CHI which constitutes a drive circuit is drawing showing the cross-section structure of the tape career package TCP carried in the flexible wiring substrate.

[Drawing 22] It is the important section cross section showing the state where the tape career package TCP was connected to the terminal DTM for picture signal circuitries of the liquid crystal display panel PNL.

[Drawing 23] It is the decomposition perspective diagram of a liquid crystal display module.

[Drawing 24] They are the plan of the shielding case of a liquid crystal display module, an anterior side view, a posterior side view, a right lateral view, and a left lateral view.

[Drawing 25] It is the perspective diagram seen from the upper surface side of a shielding case.

[Drawing 26] It is the plan showing the

state where the surrounding drive circuit was mounted on a liquid crystal display panel.

[Drawing 27] They are the plan of an intermediate frame, an anterior side view, a posterior side view, a right lateral view, and a left lateral view.

[Drawing 28] It is the bottom view of an intermediate frame.

[Drawing 29] It is the perspective diagram seen from the upper surface side of an intermediate frame.

[Drawing 30] It is the bottom view of the drive circuit board carried in an intermediate frame.

[Drawing 31] It is the plan showing the connection state of the drive circuit board (the upper surface can be seen) of the liquid crystal display section, and the drive circuit board (the undersurface can be seen) of an intermediate frame.

[Drawing 32] They are the plan of a back light base material, a posterior side view, a right lateral view, and a left lateral view.

[Drawing 33] It is the perspective diagram seen from the upper surface side of a back light base material.

[Drawing 34] They are the plan (reflection side) of a bottom case, a posterior side view, a right lateral view, and a left lateral view.

[Drawing 35] It is the bottom view of a bottom case.

[Drawing 36] It is the perspective diagram seen from the upper surface side of a bottom case.

[Drawing 37] They are the plan showing the state where a back light base material, a back light, and the inverter circuit board were carried in a bottom case, a posterior side view, a right lateral view, and a left lateral view.

[Drawing 38] It is the cross section (cross section in 38 to 38 cutting plane line of drawing 34) of a bottom case.

[Drawing 39] It is a cross section in 39 to 39 cutting plane line of drawing 37.

[Drawing 40] It is the plan showing a tape career package.

[Drawing 41] It is drawing for explaining the array pitch of the end-connection child of a tape career package.

[Drawing 42] It is drawing for explaining the array pitch of the terminal of a liquid crystal display element to which the tape career package shown in drawing 41 should be connected.

[Drawing 43] It is the plan showing other tape career packages.

[Drawing 44] It is the cross section showing the connection terminal area of other tape career packages.

[Drawing 45] It is the cross section showing the connection terminal area of other tape career packages.

[Drawing 46] It is the cross section showing the connection terminal area of other tape career packages.

[Drawing 47] It is the plan showing the connection terminal area of other tape career packages.

[Drawing 48] It is the plan showing the

connection terminal area of other tape career packages.

[Drawing 49] It is the plan showing the connection terminal area of other tape career packages.

[Drawing 50] It is the plan showing the connection terminal area of other tape career packages.

[Drawing 51] It is the plan showing the connection terminal area of other tape career packages.

[Drawing 52] It is drawing showing a heating pressurization head.

[Drawing 53] It is explanatory drawing of a method which connects the end-connection child of a tape career package, and the drain terminal of a liquid crystal display element through an anisotropy electric conduction film.

[Drawing 54] It is drawing showing the connection structure of the end-connection child of a tape career package, and the drain terminal of a liquid crystal display element.

[Drawing 55] It is the B-B cross section of drawing 54 .

[Drawing 56] It is drawing showing other connection structures of the end-connection child of a tape career package, and the drain terminal of a liquid crystal display element.

[Drawing 57] It is the C-C cross section of drawing 56 .

[Drawing 58] It is drawing showing the connection terminal area of other tape career packages.

[Drawing 59] It is drawing showing the connection terminal area of other tape career packages.

[Drawing 60] It is drawing showing the connection terminal area of other tape career packages.

[Drawing 61] It is drawing showing the rear face of the connection terminal area of a tape career package shown in drawing 60 .

[Drawing 62] It is the expansion D-D cross section of drawing 61 .

[Description of Notations]

SUB [ -- Video-signal line ] -- A transparent glass substrate, GL -- A scanning signal line, DL

GI -- An insulator layer, GT -- A gate electrode, AS--i type half-conductor layer  
SD [ -- Shading film ] -- A source electrode or a drain electrode, PSV -- A protective coat, BM

LC [ -- Transparent pixel electrode ] -- Liquid crystal, TFT -- TFT, ITO

g, d [ -- Oxide film on anode ] -- An electric conduction film, Cadd -- A retention volume element, AOF

AO [ -- Drain terminal ] -- An anodic oxidation mask, GTM -- A gate terminal, DTM

SHD [ -- Optical diffusion board ] -- A shielding case, PNL -- A liquid crystal display panel, SPB

MFR [ -- Back light base material ] -- An intermediate frame, BL -- A back light, BLS

LCA [ -- Base film ] -- A bottom case, RM

-- A back light light reflex mountain, BFI  
TTM [ -- Slit ] -- An end-connection child,  
TMP -- A terminal area, SLT  
TPP [ -- Ramp ] -- A heating  
pressurization position, CNP -- A crevice,  
ICP  
TPH -- Heating pressurization head.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-265021

(43)公開日 平成 5 年(1993)10月15日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/1345		9018-2K		
H 0 1 L 21/60	3 1 1 R	6918-4M		
	T	6918-4M		
H 0 1 R 43/00	Z	7161-5E		
// H 0 1 R 9/09	C	6901-5E		

審査請求 未請求 請求項の数 5 (全 36 頁)

(21)出願番号 特願平4-60813

(22)出願日 平成 4 年(1992) 3 月18日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(71)出願人 000233088

日立デバイスエンジニアリング株式会社

千葉県茂原市早野3681番地

(72)発明者 坂口 勝

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(72)発明者 石田 寿治

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(74)代理人 弁理士 中村 純之助 (外 1 名)

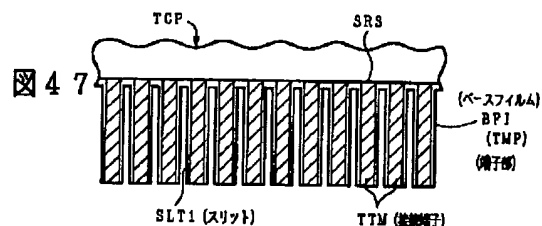
最終頁に続く

(54)【発明の名称】 テープキャリアパッケージおよびその接続方法ならびに加熱加圧ヘッド

(57)【要約】

【目的】 接続端子と被接続装置の端子とを確実に接続する。

【構成】 ベースフィルム B F I の接続端子 T T M が設けられた端子部 T M P に、接続端子 T T M と平行なスリット S L T 1 を設ける。



## 【特許請求の範囲】

【請求項1】 ベースフィルムの端子部に接続端子が設けられたテープキャリアパッケージにおいて、上記ベースフィルムの上記端子部に上記接続端子と平行なスリットを設けたことを特徴とするテープキャリアパッケージ。

【請求項2】 ベースフィルムに接続端子が設けられたテープキャリアパッケージにおいて、中央部の上記接続端子を両側端の上記接続端子よりも短くし、上記接続端子の長さに合わせて上記接続端子部の中央部に凹部を設けたことを特徴とするテープキャリアパッケージ。

【請求項3】 ベースフィルムに接続端子が設けられたテープキャリアパッケージの上記接続端子と被接続装置の端子とを加熱、加圧して接続する方法において、上記接続端子部の少なくとも両端部を加熱、加圧したのち、上記接続端子部の残りの部分を加熱、加圧することを特徴とするテープキャリアパッケージの接続方法。

【請求項4】 ベースフィルムに接続端子が設けられたテープキャリアパッケージの上記接続端子と被接続装置の端子とを加熱加圧ヘッドにより加熱、加圧して接続する方法において、上記接続端子を上記被接続装置の上記端子に対して傾斜するように上記テープキャリアパッケージを位置させ、上記接続端子と上記被接続装置の上記端子とが交差する交差点を結ぶ直線と上記加熱加圧ヘッドの加熱加圧面の中心線とを一致させて、上記加熱加圧ヘッドにより加熱、加圧することを特徴とするテープキャリアパッケージの接続方法。

【請求項5】 ベースフィルムに接続端子が設けられたテープキャリアパッケージの上記接続端子と被接続装置の端子とを加熱、加圧して接続するために使用される加熱加圧ヘッドにおいて、長さ方向の一部に突出部を設けたことを特徴とする加熱加圧ヘッド。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明はテープキャリアパッケージのようなフレキシブル配線基板の接続端子と液晶表示装置等のような電子部品の接続端子との接続技術に関するものである。

## 【0002】

【従来の技術】 このテープキャリアパッケージTCPにおいては、ポリイミド樹脂等からなるベースフィルムBFIに配線接続端子TTMが形成されている（参考：図40、図21）。半導体チップCHIは端子TTMに接続されている。接続端子TTMとたとえば液晶表示装置の映像信号入力端子すなわちドレイン端子DTMとは熱硬化性樹脂に導電粒子を分散した異方性導電膜ACFを介して接続される（参考：図22）。ここで、接続端子TTMとドレイン端子DTMとを異方性導電膜ACFを介して接続するには、接続端子TTMとドレイン端子DTMとの間に異方性導電膜ACFを位置させのち、加熱加圧ヘッドによって加熱、加圧する。

【0003】 なお、この種のテープキャリアパッケージに関連するものとしては、特開昭63-177499号公報、特開平1-303785号公報に記載されたものが挙げられる。

## 【0004】

【発明が解決しようとする課題】 しかし、このようなテープキャリアパッケージにおいては、接続端子TTMとドレイン端子DTMとを接続する際、テープキャリアパッケージTCPの接続端子TTM部を加熱するから、接続端子TTM部がベースフィルムの熱膨張により外側へ広がり、接続端子TTMとドレイン端子DTMとの位置ずれが発生するため、接続端子TTMとドレイン端子DTMとの接続不良が発生する。

【0005】 また、接続端子TTMとドレイン端子DTMとの位置合わせをするには、液晶表示素子LCDに対するテープキャリアパッケージTCPの位置合わせを高精度に行なう必要があるから、接続端子TTMとドレイン端子DTMとを容易に接続することができない。

【0006】 この発明の一つの目的は接続端子と被接続装置の端子とのずれを低減したテープキャリアパッケージおよびその接続方法、接続端子と被接続装置の端子とを容易に接続することができるテープキャリアパッケージの接続方法、加熱加圧ヘッドを提供することである。

【0007】 この発明の他の目的は歩留りあるいは信頼性の高い表示装置を提供することにある。

## 【0008】

【課題を解決するための手段】 この目的を達成するため、この発明においては、ベースフィルムの端子部に接続端子が設けられたテープキャリアパッケージにおいて、上記ベースフィルムの上記端子部に上記接続端子と平行なスリットを設ける。

【0009】 また、ベースフィルムに接続端子が設けられたテープキャリアパッケージにおいて、中央部の上記接続端子を両側端の上記接続端子よりも短くし、上記接続端子の長さに合わせて上記接続端子部の中央部に凹部を設ける。

【0010】 また、ベースフィルムに接続端子が設けられたテープキャリアパッケージの上記接続端子と被接続装置の端子とを加熱、加圧して接続する方法において、上記接続端子部の少なくとも両端部を加熱、加圧したのち、上記接続端子部の残りの部分を加熱、加圧する。

【0011】 また、ベースフィルムに接続端子が設けられたテープキャリアパッケージの上記接続端子と被接続装置の端子とを加熱加圧ヘッドにより加熱、加圧して接続する方法において、上記接続端子を上記被接続装置の上記端子に対して傾斜するように上記テープキャリアパッケージを位置させ、上記接続端子と上記被接続装置の上記端子とが交差する交差点を結ぶ直線と上記加熱加圧ヘッドの加熱加圧面の中心線とを一致させて、上記加熱加圧ヘッドにより加熱、加圧する。

【0012】また、ベースフィルムに接続端子が設けられたテープキャリアパッケージの上記接続端子と被接続装置の端子とを加熱、加圧して接続するために使用される加熱加圧ヘッドにおいて、長さ方向の一部に突出部を設ける。

#### 【0013】

【作用】ベースフィルムの端子部に接続端子と平行なスリットを設ければ、接続端子と被接続装置の端子とを接続するために、テープキャリアパッケージの接続端子部を加熱したとき、ベースフィルムの端子部の熱膨張はスリットによって吸収されるから、ベースフィルムの端子部全体の熱膨張量は小さいので、両端の接続端子間の距離の変化は小さい。

【0014】また、中央部の接続端子を両側端の接続端子よりも短くし、接続端子の長さに合わせて接続端子部の中央部に凹部を設けたときには、接続端子と被接続装置の端子とを接続するために、まず接続端子部の外方部を加熱、加圧したのち、接続端子部の内方部を加熱、加圧すれば、接続端子部の外方部を加熱、加圧したときの接続端子部の加熱される部分の長さが短いから、両端の接続端子間の距離の変化は小さく、しかも接続端子部の内方部を加熱加圧するときには、両側の接続端子が被接続装置の端子に接続、固定されているから、ベースフィルムの端子部の中央部の熱膨張が抑制される。

【0015】また、接続端子部の少なくとも両端部を加熱、加圧したのち、接続端子部の残りの部分を加熱、加圧したときには、第1回目に加熱、加圧される接続端子部の長さは短いから、両端の接続端子間の距離の変化は小さく、しかも第2回目に加熱、加圧するときには、少なくとも両端部の接続端子が被接続装置の端子に接続、固定されているから、ベースフィルムの端子部の第2回目に加熱される部分の熱膨張が抑制される。

【0016】また、接続端子を被接続装置の端子に対して傾斜するようにテープキャリアパッケージを位置させ、接続端子と被接続装置の端子とが交差する交差点を結ぶ直線と加熱加圧ヘッドの加熱加圧面の中心線とを一致させて、加熱加圧ヘッドにより加熱、加圧したときには、被接続装置に対するテープキャリアパッケージの位置合わせを高精度に行う必要がない。

#### 【0017】

【実施例】本発明、本発明の更に他の目的及び本発明の更に他の特徴は図面を参照した以下の説明から明らかとなるであろう。

【0018】《アクティブ・マトリクス液晶表示装置》以下、アクティブ・マトリクス方式のカラー液晶表示装置にこの発明を適用した実施例を説明する。なお、以下説明する図面で、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0019】《マトリクス部の概要》図1はこの発明が適用されるアクティブ・マトリクス方式カラー液晶表示

装置の一面素とその周辺を示す平面図、図2は図1の2-2切断線における断面を示す図、図3は図1の3-3切断線における断面図である。また、図4には図1に示す面素を複数配置したときの平面図を示す。

【0020】図1に示すように、各面素は隣接する2本の走査信号線（ゲート信号線または水平信号線）GLと、隣接する2本の映像信号線（ドレイン信号線または垂直信号線）DLとの交差領域内（4本の信号線で囲まれた領域内）に配置されている。各面素は薄膜トランジスタTFT、透明画素電極ITO1および保持容量素子Caddを含む。走査信号線GLは列方向に延在し、行方向に複数本配置されている。映像信号線DLは行方向に延在し、列方向に複数本配置されている。

【0021】図2に示すように、液晶LCを基準に下部透明ガラス基板SUB1側には薄膜トランジスタTFTおよび透明画素電極ITO1が形成され、上部透明ガラス基板SUB2側にはカラーフィルタFIL、遮光用ブラックマトリクスパターンBMが形成されている。下部透明ガラス基板SUB1はたとえば1.1mm程度の厚さで構成されている。また、透明ガラス基板SUB1、SUB2の両面にはディップ処理等によって形成された酸化シリコン膜SIOが設けられている。このため、透明ガラス基板SUB1、SUB2の表面に鋭い傷があったとしても、鋭い傷を酸化シリコン膜SIOで覆うことができるので、その上にデポジットされる走査信号線GL、遮光膜BM等の膜質を均質に保つことができる。

【0022】上部透明ガラス基板SUB2の内側（液晶LC側）の表面には、遮光膜BM、カラーフィルタFIL、保護膜PSV2、共通透明画素電極ITO2（COM）および上部配向膜ORI2が順次積層して設けられている。

【0023】《マトリクス周辺の概要》図16は上下のガラス基板SUB1、SUB2を含む表示パネルPNLのマトリクス（AR）周辺の要部平面を、図17はその周辺部を更に誇張した平面を、図18は図16及び図17のパネル左上角部に対応するシール部SL付近の拡大平面を示す図である。また、図19は図2の断面を中央にして、左側に図18の19a-19a切断線における断面を、右側に映像信号駆動回路が接続されるべき外部接続端子DTM付近の断面を示す図である。同様に図20は、左側に走査回路が接続されるべき外部接続端子GTM付近の断面を、右側に外部接続端子が無いところのシール部付近の断面を示す図である。

【0024】このパネルの製造では、小さいサイズであればスルーブット向上のため1枚のガラス基板で複数個分のデバイスを同時に加工してから分割し、大きいサイズであれば製造設備の共用のためどの品種でも標準化された大きさのガラス基板を加工してから各品種に合ったサイズに小さくし、いずれの場合も一通りの工程を経てからガラスを切断する。図16～図18は後者の例を示

すもので、図16、図17の両図とも上下基板SUB 1、SUB 2の切断後を、図18は切断前を表しており、LNは両基板の切断前の縁を、CT1とCT2はそれぞれ基板SUB 1、SUB 2の切断すべき位置を示す。いずれの場合も、完成状態では外部接続端子群Tg、Td(添字略)が存在する(図で上下辺と左辺の)部分はそれらを露出するように上側基板SUB 2の大きさが下側基板SUB 1よりも内側に制限されている。端子群Tg、Tdはそれぞれ後述する走査回路接続用端子GTM、映像信号回路接続用端子DTMとそれらの引出配線部を集積回路チップCHIが搭載されたテープキャリアパッケージTCP(図20、図21)の単位に複数本まとめて名付けたものである。各群のマトリクス部から外部接続端子部に至るまでの引出配線は、両端に近づくにつれ傾斜している。これは、パッケージTCPの配列ピッチ及び各パッケージTCPにおける接続端子ピッチに表示パネルPNLの端子DTM、GTMを合わせるためである。

【0025】透明ガラス基板SUB 1、SUB 2の間にはその縁に沿って、液晶封入口INJを除き、液晶LCを封止するようにシールパターンSLが形成される。シール材は例えばエポキシ樹脂から成る。上部透明ガラス基板SUB 2側の共通透明画素電極ITO2は、少なくとも一箇所において、本実施例ではパネルの4角で銀ペースト材AGPによって下部透明ガラス基板SUB 1側に形成されたその引出配線INTに接続されている。この引出配線INTは後述するゲート端子GTM、ドレイン端子DTMと同一製造工程で形成される。

【0026】配向膜ORI 1、ORI 2、透明画素電極ITO1、共通透明画素電極ITO2、それぞれの層は、シールパターンSLの内側に形成される。偏光板POL1、POL2はそれぞれ下部透明ガラス基板SUB 1、上部透明ガラス基板SUB 2の外側の表面に形成されている。液晶LCは液晶分子の向きを設定する下部配向膜ORI 1と上部配向膜ORI 2との間でシールパターンSLで仕切られた領域に封入されている。下部配向膜ORI 1は下部透明ガラス基板SUB 1側の保護膜PSV1の上部に形成される。

【0027】この液晶表示装置は、下部透明ガラス基板SUB 1側、上部透明ガラス基板SUB 2側で別個に種々の層を積み重ね、シールパターンSLを基板SUB 2側に形成し、下部透明ガラス基板SUB 1と上部透明ガラス基板SUB 2とを重ね合わせ、シール材SLの開口部INJから液晶LCを注入し、注入口INJをエポキシ樹脂などで封止し、上下基板を切断することによって組み立てられる。

【0028】《薄膜トランジスタTFT》薄膜トランジスタTFTは、ゲート電極GTに正のバイアスを印加すると、ソースドレイン間のチャネル抵抗が小さくなり、バイアスを零にすると、チャネル抵抗は大きくなる

ように動作する。

【0029】各画素の薄膜トランジスタTFTは、画素内において2つ(複数)に分割され、薄膜トランジスタ(分割薄膜トランジスタ)TFT1およびTFT2で構成されている。薄膜トランジスタTFT1、TFT2のそれぞれは実質的に同一サイズ(チャネル長、チャネル幅が同じ)で構成されている。この分割された薄膜トランジスタTFT1、TFT2のそれぞれは、ゲート電極GT、ゲート絶縁膜GI、i型(真性、intrinsic、導電型決定不純物がドーピングされていない)非晶質シリコン(Si)からなるi型半導体層AS、一対のソース電極SD1、ドレイン電極SD2を有す。なお、ソース、ドレインは本来その間のバイアス極性によって決まるもので、この液晶表示装置の回路ではその極性は動作中反転するので、ソース、ドレインは動作中入れ替わると理解されたい。しかし、以下の説明では、便宜上一方をソース、他方をドレインと固定して表現する。

【0030】《ゲート電極GT》ゲート電極GTは図5(図1の第2導電膜g2およびi型半導体層ASのみを描いた平面図)に示すように、走査信号線GLから垂直方向(図1および図5において上方向)に突出する形状で構成されている(T字形状に分岐されている)。ゲート電極GTは薄膜トランジスタTFT1、TFT2のそれぞれの能動領域を越えるよう突出している。薄膜トランジスタTFT1、TFT2のそれぞれのゲート電極GTは、一体に(共通ゲート電極として)構成されており、走査信号線GLに連続して形成されている。本例では、ゲート電極GTは、単層の第2導電膜g2で形成されている。第2導電膜g2はたとえばスパッタで形成されたアルミニウム(A1)膜を用い、1000~5500Å程度の膜厚で形成する。また、ゲート電極GT上にはA1の陽極酸化膜AOFが設けられている。

【0031】このゲート電極GTは図1、図2および図5に示されているように、i型半導体層ASを完全に覆うよう(下方からみて)それより大き目に形成される。したがって、下部透明ガラス基板SUB 1の下方に蛍光灯等のバックライトBLを取り付けた場合、この不透明なA1からなるゲート電極GTが影となって、i型半導体層ASにはバックライト光が当たらず、光照射による導電現象すなわち薄膜トランジスタTFTのオフ特性劣化は起きにくくなる。なお、ゲート電極GTの本来の大きさは、ソース電極SD1とドレイン電極SD2との間をまたがるに最低限必要な(ゲート電極GTとソース電極SD1、ドレイン電極SD2との位置合わせ余裕も含めて)幅を持ち、チャネル幅Wを決めるその奥行き長さはソース電極SD1とドレイン電極SD2との間の距離(チャネル長)Lとの比、すなわち相互コンダクタンス $gm$ を決定するファクタ $W/L$ をいくつにするかによって決められる。この液晶表示装置におけるゲート電極GTの大きさはもちろん、上述した本来の大きさよりも大

きくされる。

【0032】《走査信号線GL》走査信号線GLは第2導電膜g2で構成されている。この走査信号線GLの第2導電膜g2はゲート電極GTの第2導電膜g2と同一製造工程で形成され、かつ一体に構成されている。また、走査信号線GL上にもAlの陽極酸化膜AOFが設けられている。

【0033】《絶縁膜GI》絶縁膜GIは薄膜トランジスタTFT1、TFT2のそれぞれのゲート絶縁膜として使用される。絶縁膜GIはゲート電極GTおよび走査信号線GLの上層に形成されている。絶縁膜GIはたとえばプラズマCVDで形成された窒化シリコン膜を用い、1200~2700Åの膜厚（この液晶表示装置では、2000Å程度の膜厚）で形成する。ゲート絶縁膜GIは図18に示すように、マトリクス部ARの全体を囲むように形成され、周辺部は外部接続端子DTM、GTMを露出するよう除去されている。

【0034】《i型半導体層AS》i型半導体層ASは、図5に示すように、複数に分割された薄膜トランジスタTFT1、TFT2のそれぞれのチャネル形成領域として使用される。i型半導体層ASは非晶質シリコン膜または多結晶シリコン膜で形成し、200~2200Åの膜厚（この液晶表示装置では、2000Å程度の膜厚）で形成する。

【0035】このi型半導体層ASは、供給ガスの成分を変えてSi<sub>3</sub>N<sub>4</sub>からなるゲート絶縁膜として使用される絶縁膜GIの形成に連続して、同じプラズマCVD装置で、しかもそのプラズマCVD装置から外部に露出することなく形成される。また、オーミックコンタクト用のリン(P)を2.5%ドーピングしたN(+)型半導体層d0（図2）も同様に連続して200~500Åの膜厚（この液晶表示装置では、300Å程度の膜厚）で形成される。しかる後、下部透明ガラス基板SUB1はCVD装置から外に取り出され、写真処理技術によりN(+)型半導体層d0およびi型半導体層ASは図1、図2および図5に示すように独立した島状にパターニングされる。

【0036】i型半導体層ASは、図1および図5に示すように、走査信号線GLと映像信号線DLとの交差部（クロスオーバー部）の両者間にも設けられている。この交差部のi型半導体層ASは交差部における走査信号線GLと映像信号線DLとの短絡を低減する。

【0037】《透明画素電極ITO1》透明画素電極ITO1は液晶表示部の画素電極の一方を構成する。

【0038】透明画素電極ITO1は薄膜トランジスタTFT1のソース電極SD1および薄膜トランジスタTFT2のソース電極SD1の両方に接続されている。このため、薄膜トランジスタTFT1、TFT2のうちの1つに欠陥が発生しても、その欠陥が副作用をもたらす場合はレーザ光等によって適切な箇所を切断し、そうで

ない場合は他方の薄膜トランジスタが正常に動作しているので放置すれば良い。なお、2つの薄膜トランジスタTFT1、TFT2に同時に欠陥が発生することは稀であり、このような冗長方式により点欠陥や線欠陥の確率を極めて小さくすることができる。透明画素電極ITO1は第1導電膜d1によって構成されており、この第1導電膜d1はスパッタリングで形成された透明導電膜（Indium-Tin-Oxide ITO：ネサ膜）からなり、1000~2000Åの膜厚（この液晶表示装置では、1400Å程度の膜厚）で形成される。

【0039】《ソース電極SD1、ドレイン電極SD2》複数に分割された薄膜トランジスタTFT1、TFT2のそれぞれのソース電極SD1とドレイン電極SD2とは、図1、図2および図6（図1の第1~第3導電膜d1~d3のみを描いた平面図）に示すように、i型半導体層AS上にそれぞれ離隔して設けられている。

【0040】ソース電極SD1、ドレイン電極SD2のそれぞれは、N(+)型半導体層d0に接触する下層側から、第2導電膜d2、第3導電膜d3を順次重ね合わせて構成されている。ソース電極SD1の第2導電膜d2および第3導電膜d3は、ドレイン電極SD2の第2導電膜d2および第3導電膜d3と同一製造工程で形成される。

【0041】第2導電膜d2はスパッタで形成したクロム(Cr)膜を用い、500~1000Åの膜厚（この液晶表示装置では、600Å程度の膜厚）で形成する。Cr膜は膜厚を厚く形成するとストレスが大きくなるので、2000Å程度の膜厚を越えない範囲で形成する。Cr膜はN(+)型半導体層d0との接触が良好である。Cr膜は後述する第3導電膜d3のAlがN(+)型半導体層d0に拡散することを防止するいわゆるバリア層を構成する。第2導電膜d2として、Cr膜の他に高融点金属(Mo、Ti、Ta、W)膜、高融点金属シリサイド(MoSi<sub>2</sub>、TiSi<sub>2</sub>、TaSi<sub>2</sub>、WSi<sub>2</sub>)膜を用いてもよい。

【0042】第3導電膜d3はAlのスパッタリングで3000~5000Åの膜厚（この液晶表示装置では、4000Å程度の膜厚）に形成される。Al膜はCr膜に比べてストレスが小さく、厚い膜厚に形成することが可能で、ソース電極SD1、ドレイン電極SD2および映像信号線DLの抵抗値を低減するように構成されている。第3導電膜d3として純Al膜の他にシリコンや銅(Cu)を添加物として含有させたAl膜を用いてもよい。

【0043】第2導電膜d2、第3導電膜d3を同じマスクパターンでパターニングした後、同じマスクを用いて、あるいは第2導電膜d2、第3導電膜d3をマスクとして、N(+)型半導体層d0が除去される。つまり、i型半導体層AS上に残っていたN(+)型半導体層d0は第2導電膜d2、第3導電膜d3以外の部分がセルフ

アラインで除去される。このとき、N(+)型半導体層d 0はその厚さは全て除去されるようエッチングされるので、i型半導体層ASも若干その表面部分がエッチングされるが、その程度はエッチング時間で制御すればよい。

【0044】ソース電極SD1は透明画素電極ITO1に接続されている。ソース電極SD1は、i型半導体層AS段差(第2導電膜g2の膜厚、陽極酸化膜AOFの膜厚、i型半導体層ASの膜厚およびN(+)型半導体層d 0の膜厚を加算した膜厚に相当する段差)に沿って構成されている。具体的には、ソース電極SD1は、i型半導体層ASの段差に沿って形成された第2導電膜d2と、この第2導電膜d2の上部に形成した第3導電膜d3とで構成されている。ソース電極SD1の第3導電膜d3は第2導電膜d2のCr膜がストレスの増大から厚く形成できず、i型半導体層ASの段差形状を乗り越えられないので、このi型半導体層ASを乗り越えるために構成されている。つまり、第3導電膜d3は厚く形成することでステップカバレージを向上している。第3導電膜d3は厚く形成できるので、ソース電極SD1の抵抗値(ドレイン電極SD2や映像信号線DLについても同様)の低減に大きく寄与している。

【0045】《保護膜PSV1》薄膜トランジスタTFTおよび透明画素電極ITO1上には保護膜PSV1が設けられている。保護膜PSV1は主に薄膜トランジスタTFTを湿気等から保護するために形成されており、透明性が高くしかも耐湿性の良いものを使用する。保護膜PSV1はたとえばプラズマCVD装置で形成した酸化シリコン膜や窒化シリコン膜で形成されており、1μm程度の膜厚で形成する。

【0046】保護膜PSV1は図18に示すように、マトリクス部ARの全体を囲むように形成され、周辺部は外部接続端子DTM、GTMを露出するよう除去され、また上基板側SUB2の共通電極COMを下側基板SUB1の外部接続端子接続用引出配線INTに銀ペーストAGPで接続する部分も除去されている。保護膜PSV1とゲート絶縁膜GIの厚さ関係に関しては、前者は保護効果を考え厚くされ、後者はトランジスタの相互コンダクタンスgmを薄くされる。従って図18に示すように、保護効果の高い保護膜PSV1は周辺部もできるだけ広い範囲に亘って保護するようゲート絶縁膜GIよりも大きく形成されている。

【0047】《遮光膜BM》上部透明ガラス基板SUB2側には、外部光(図2では上方からの光)がチャネル形成領域として使用されるi型半導体層ASに入射されないように、遮光膜BMが設けられ、遮光膜BMは図7のハッチングに示すようなパターンとされている。なお、図7は図1におけるITO膜からなる第1導電膜d1、カラーフィルタFILおよび遮光膜BMのみを描いた平面図である。遮光膜BMは光に対する遮蔽性が高い

たとえばアルミニウム膜やクロム膜等で形成されており、この液晶表示装置ではクロム膜がスパッタリングで1300Å程度の膜厚に形成される。

【0048】従って、薄膜トランジスタTFT1、TFT2のi型半導体層ASは上下にある遮光膜BMおよび大き目のゲート電極GTによってサンドイッチにされ、その部分は外部の自然光やバックライト光が当たらなくなる。遮光膜BMは図7のハッチング部分で示すように、画素の周囲に形成され、つまり遮光膜BMは格子状に形成され(ブラックマトリクス)、この格子で1画素の有効表示領域が仕切られている。従って、各画素の輪郭が遮光膜BMによってはっきりとし、コントラストが向上する。つまり、遮光膜BMはi型半導体層ASに対する遮光とブラックマトリクスとの2つの機能をもつ。

【0049】また、透明画素電極ITO1のラビング方向の根本側のエッジ部に対向する部分(図1右下部分)が遮光膜BMによって遮光されているから、上記部分にドメインが発生したとしても、ドメインが見えないので、表示特性が劣化することはない。

【0050】なお、バックライトを上部透明ガラス基板SUB2側に取り付け、下部透明ガラス基板SUB1を観察側(外部露出側)とすることもできる。

【0051】遮光膜BMは周辺部にも図17に示すように額縁状のパターンに形成され、そのパターンはドット状に複数の開口を設けた図7に示すマトリクス部のパターンと連続して形成されている。周辺部の遮光膜BMは図17～図20に示すように、シール部SLの外側に延長され、パソコン等の実装機に起因する反射光等の漏れ光がマトリクス部に入り込むのを防いでいる。他方、この遮光膜BMは基板SUB2の縁よりも約0.3～1.0mm程内側に留められ、基板SUB2の切断領域を避けて形成されている。

【0052】《カラーフィルタFIL》カラーフィルタFILはアクリル樹脂等の樹脂材料で形成される染色基材に染料を着色して構成されている。カラーフィルタFILは画素に対向する位置にストライプ状に形成され

(図8)、染め分けられている(図8は図4の第1導電膜d1、遮光膜BMおよびカラーフィルタFILのみを描いたもので、B、R、Gの各カラーフィルターFILはそれぞれ、45°、135°、クロスのハッチを施してある)。カラーフィルタFILは図7、9に示すように透明画素電極ITO1の全てを覆うように大き目に形成され、遮光膜BMはカラーフィルタFILおよび透明画素電極ITO1のエッジ部分と重なるよう透明画素電極ITO1の周縁部より内側に形成されている。

【0053】カラーフィルタFILは次のように形成することができる。まず、上部透明ガラス基板SUB2の表面に染色基材を形成し、フォトリソグラフィ技術で赤色フィルタ形成領域以外の染色基材を除去する。この後、染色基材を赤色染料で染め、固着処理を施し、赤色

フィルタRを形成する。つぎに、同様な工程を施すことによって、緑色フィルタG、青色フィルタBを順次形成する。

【0054】《保護膜PSV2》保護膜PSV2はカラーフィルタFILを異なる色に染め分けた染料が液晶LCに漏れることを防止するために設けられている。保護膜PSV2はたとえばアクリル樹脂、エポキシ樹脂等の透明樹脂材料で形成されている。

【0055】《共通透明画素電極ITO2》共通透明画素電極ITO2は、下部透明ガラス基板SUB1側に画素ごとに設けられた透明画素電極ITO1に対向し、液晶LCの光学的な状態は各画素電極ITO1と共通透明画素電極ITO2との間の電位差（電界）に依存して変化する。この共通透明画素電極ITO2には共通電圧Vcomが印加されるように構成されている。本実施例では、共通電圧Vcomは映像信号線DLに印加されるロウレベルの駆動電圧Vdminとハイレベルの駆動電圧Vdmaxとの中間電位に設定されるが、映像信号駆動回路で使用される集積回路の電源電圧を約半分に低減したい場合は、交流電圧を印加すれば良い。なお、共通透明画素電極ITO2の平面形状は図17、図18を参照されたい。

【0056】《ゲート端子部》図9は表示マトリクスの走査信号線GLからその外部接続端子GTMまでの接続構造を示す図であり、(A)は平面であり(B)は(A)のB-B切断線における断面を示している。なお、同図は図18下方付近に対応し、斜め配線の部分は便宜状一直線状で表した。

【0057】AOは写真処理用のマスクパターン、言い換えれば選択的陽極酸化のホトレジストパターンである。従って、このホトレジストは陽極酸化後除去され、図に示すパターンAOは完成品としては残らないが、ゲート配線GLには断面図に示すように酸化膜AOFが選択的に形成されるのでその軌跡が残る。平面図において、ホトレジストの境界線AOを基準にして左側はレジストで覆い陽極酸化をしない領域、右側はレジストから露出され陽極酸化される領域である。陽極酸化されたAL層g2は表面にその酸化物Al<sub>2</sub>O<sub>3</sub>膜AOFが形成され下方の導電部は体積が減少する。勿論、陽極酸化はその導電部が残るように適切な時間、電圧などを設定して行われる。マスクパターンAOは走査線GLに単一の直線では交差せず、クランク状に折れ曲がって交差させている。

【0058】図中AL層g2は、判り易くするためハッチを施してあるが、陽極化成されない領域は櫛状にパターンニングされている。これは、AL層の幅が広いと表面にホイスカが発生するので、1本1本の幅は狭くし、それらを複数本並列に束ねた構成とすることにより、ホイスカの発生を防ぎつつ、断線の確率や導電率の犠牲を最低限に押さえる狙いである。従って、本例では櫛の根本

に相当する部分もマスクAOに沿ってずらしている。

【0059】ゲート端子GTMは酸化珪素SiO層と接着性が良くAl等よりも耐電触性の高いCr層g1と、更にその表面を保護し画素電極ITO1と同レベル（同層、同時形成）の透明導電層d1とで構成されている。なお、ゲート絶縁膜GI上及びその側面部に形成された導電層d2及びd3は、導電層d3やd2のエッチング時ピンホール等が原因で導電層g2やg1と一緒にエッチングされないようその領域をホトレジストで覆っていた結果として残っているものである。又、ゲート絶縁膜GIを乗り越えて右方向に延長されたITO層d1は同様な対策を更に万全とさせたものである。

【0060】平面図において、ゲート絶縁膜GIはその境界線よりも右側に、保護膜PSV1もその境界線よりも右側に形成されており、左端に位置する端子部GTMはそれらから露出し外部回路との電氣的接触ができるようになっている。図では、ゲート線GLとゲート端子の一つの対のみが示されているが、実際はこのような対が図18に示すように上下に複数本並べられ端子群Tg（図17、図18）が構成され、ゲート端子の左端は、製造過程では、基板の切断領域CT1を越えて延長され配線SHgによって短絡される。製造過程におけるこのような短絡線SHgは陽極化成時の給電と、配向膜ORI1のラビング時等の静電破壊防止に役立つ。

【0061】《ドレイン端子DTM》図10は映像信号線DLからその外部接続端子DTMまでの接続を示す図であり、(A)はその平面を示し、(B)は(A)のB-B切断線における断面を示す。なお、同図は図18右上付近に対応し、図面の向きは便宜上変えてあるが右端方向が基板SUB1の上端部（又は下端部）に該当する。

【0062】TSTdは検査端子でありここには外部回路は接続されないが、プローブ針等を接触できるように配線部より幅が広げられている。同様に、ドレイン端子DTMも外部回路との接続ができるよう配線部より幅が広げられている。検査端子TSTdと外部接続ドレイン端子DTMは上下方向に千鳥状に複数交互に配列され、検査端子TSTdは図に示すとおり基板SUB1の端部に到達することなく終端しているが、ドレイン端子DTMは、図18に示すように端子群Td（添字省略）を構成し基板SUB1の切断線CT1を越えて更に延長され、製造過程では静電破壊防止のためその全てが互いに配線SHdによって短絡される。検査端子TSTdが存在する映像信号線DLのマトリクスを挟んで反対側にはドレイン接続端子が接続され、逆にドレイン接続端子DTMが存在する映像信号線DLのマトリクスを挟んで反対側には検査端子が接続される。

【0063】ドレイン接続端子DTMは前述したゲート端子GTMと同様な理由でCr層g1及びITO層d1の2層で形成されており、ゲート絶縁膜GIを除去した

部分で映像信号線DLと接続されている。ゲート絶縁膜GIの端部に形成された半導体層ASはゲート絶縁膜GIの縁をテーパ状にエッチングするためのものである。端子DTM上では外部回路との接続を行うため保護膜PSV1は勿論のこと取り除かれている。AOは前述した陽極酸化マスクでありその境界線はマトリクス全体を大きく囲むように形成され、図ではその境界線から左側がマスクで覆われるが、この図で覆われない部分には層g2が存在しないのでこのパターンは直接は関係しない。

【0064】マトリクス部からドレイン端子部DTMまでの引出配線は図19の(C)部にも示されるように、ドレイン端子部DTMと同じレベルの層d1、g1のすぐ上に映像信号線DLと同じレベルの層d2、d3がシールパターンSLの途中まで積層された構造になっているが、これは断線の確率を最小限に押さえ、電触し易いA1層d3を保護膜PSV1やシールパターンSLでできるだけ保護する狙いである。

【0065】《保持容量素子Caddの構造》透明画素電極ITO1は、薄膜トランジスタTFTと接続される端部と反対側の端部において、隣りの走査信号線GLと重なるように形成されている。この重ね合わせは、図1、図3からも明らかなように、透明画素電極ITO1を一方の電極PL2とし、隣りの走査信号線GLを他方の電極PL1とする保持容量素子(静電容量素子)Caddを構成する。この保持容量素子Caddの誘電体膜は、薄膜トランジスタTFTのゲート絶縁膜として使用される絶縁膜GIおよび陽極酸化膜AOFで構成されている。

【0066】保持容量素子Caddは、図5からも明らかなように、走査信号線GLの第2導電膜g2の幅を広げた部分に形成されている。なお、映像信号線DLと交差する部分の第2導電膜g2は映像信号線DLとの短絡の確率を小さくするため細くされている。

【0067】保持容量素子Caddの電極PL1の段差部において透明画素電極ITO1が断線しても、その段差をまたがるように形成された第2導電膜d2および第3導電膜d3で構成された島領域によってその不良は補償される。

【0068】《表示装置全体等価回路》表示マトリクス部の等価回路とその周辺回路の結線図を図11に示す。同図は回路図ではあるが、実際の幾何学的配置に対応して描かれている。ARは複数の画素を二次元状に配列したマトリクス・アレイである。

【0069】図中、Xは映像信号線DLを意味し、添字G、BおよびRがそれぞれ緑、青および赤画素に対応して付加されている。Yは走査信号線GLを意味し、添字1、2、3、…、endは走査タイミングの順序に従って付加されている。

【0070】映像信号線X(添字省略)は交互に上側(または奇数)映像信号駆動回路He、下側(または偶

数)映像信号駆動回路Hoに接続されている。

【0071】走査信号線Y(添字省略)は垂直走査回路Vに接続されている。

【0072】SUPは1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路やホスト(上位演算処理装置)からのCRT(陰極線管)用の情報をTFT液晶表示装置用の情報に交換する回路を含む回路である。

【0073】《保持容量素子Caddの等価回路とその動作》図1に示される画素の等価回路を図12に示す。図12において、Cgsは薄膜トランジスタTFTのゲート電極GTとソース電極SD1との間に形成される寄生容量である。寄生容量Cgsの誘電体膜は絶縁膜GIおよび陽極酸化膜AOFである。Cpixは透明画素電極ITO1(PIX)と共通透明画素電極ITO2(COM)との間に形成される液晶容量である。液晶容量Cpixの誘電体膜は液晶LC、保護膜PSV1および配向膜ORI1、ORI2である。Vlcは中点電位である。

【0074】保持容量素子Caddは、薄膜トランジスタTFTがスイッチングするとき、中点電位(画素電極電位)Vlcに対するゲート電位変化 $\Delta V_g$ の影響を低減するように働く。この様子を式で表すと、次のようになる。

【0075】

$$\Delta V_{lc} = \{C_{gs} / (C_{gs} + C_{add} + C_{pix})\} \times \Delta V_g$$

ここで、 $\Delta V_{lc}$ は $\Delta V_g$ による中点電位の変化分を表わす。この変化分 $\Delta V_{lc}$ は液晶LCに加わる直流成分の原因となるが、保持容量Caddを大きくすればする程、その値を小さくすることができる。また、保持容量素子Caddは放電時間を長くする作用もあり、薄膜トランジスタTFTがオフした後の映像情報を長く蓄積する。液晶LCに印加される直流成分の低減は、液晶LCの寿命を向上し、液晶表示画面の切り替え時に前の画像が残るいわゆる焼き付きを低減することができる。

【0076】前述したように、ゲート電極GTはi型半導体層ASを完全に覆うよう大きくされている分、ソース電極SD1、ドレイン電極SD2とのオーバーラップ面積が増え、従って寄生容量Cgsが大きくなり、中点電位Vlcはゲート(走査)信号Vgの影響を受け易くなるという逆効果が生じる。しかし、保持容量素子Caddを設けることによりこのデメリットも解消することができる。

【0077】保持容量素子Caddの保持容量は、画素の書込特性から、液晶容量Cpixに対して4~8倍( $4 \cdot C_{pix} < C_{add} < 8 \cdot C_{pix}$ )、寄生容量Cgsに対して8~32倍( $8 \cdot C_{gs} < C_{add} < 32 \cdot C_{gs}$ )程度の値に設定する。

【0078】《保持容量素子Cadd電極線の結線方法》保持容量電極線としてのみ使用される初段の走査信号線GL(Y0)は、図11に示すように、共通透明画素電



極ITO2 (Vcom)と同じ電位にする。図18の例では、初段の走査信号線は端子GT0、引出線INT、端子DT0及び外部配線を通じて共通電極COMに短絡される。或いは、初段の保持容量電極線Y0は最終段の走査信号線Yendに接続、Vcom以外の直流電位点(交流接地点)に接続するかまたは垂直走査回路Vから1つ余分に走査パルスY0を受けるように接続してもよい。

【0079】《テープキャリアパッケージTCP》図40は走査信号駆動回路Vや映像信号駆動回路He、Hoを構成する、集積回路チップCHIがフレキシブル配線基板(通称TAB、Tape Automated Bonding)に搭載されたテープキャリアパッケージTCPの平面構造を示す図であり、同図の21-21切断線における断面構造を図21に示す。

【0080】同図において、BF1はポリイミド等からなるベースフィルムであり、集積回路CHIが位置する中央部分には開口が設けられ、また左側には2つの位置決め用開口HLも設けられている。TTBは集積回路CHIの入力端子・配線部であり、TTMは集積回路CHIの出力端子・配線部であり、例えばCuから成り、それぞれの内側の先端部(通称インナーリード)には集積回路CHIのボンディングパッドPADがいわゆるフェースダウンボンディング法により接続される。端子TTB、TTMの外側の先端部(通称アウターリード)はそれぞれ半導体集積回路チップCHIの入力及び出力に対応する。入力端子TTBのアウターリードの集まりINPは図でチップCHIの左辺のボンディングパッドに接続される。出力端子TTMのアウターリードの集まりOUT1、OUT2、OUT3はそれぞれチップCHIの上辺、右辺、下辺のボンディングパッドに接続される。SRSは半田付けの際半田が余計なところへつかないようにマスクするためのソルダレジスト膜であり、平面図では内側境界線SRSと外側境界線SRSの間に形成され、アウターリードやインナーリード部分はそれから露出されている。チップCHI、アウターリード、インナーリード部分はポッティングによりレジンPREで覆われ、チップCHIの能動素子が形成された(ボンディングパッドが形成された)面を湿気やゴミ等から保護され、またチップの接続強度も高められる。

【0081】《外部回路との接続構造》図22はテープキャリアパッケージTCPを液晶表示パネルPNLの、本例では映像信号回路用端子DTMに接続した状態を示す要部断面図である。端子TTB、TTMの外側のアウターリードはそれぞれ半田付け等によりCRT/TFT変換回路・電源回路SUPが搭載されたプリント基板等に、異方性導電膜ACFによって液晶表示パネルPNLに接続される。パッケージTCPは、その先端部がパネルPNL側の接続端子DTMを露出した保護膜PSV1を覆うようにパネルに接続されており、従って、外部接続端子DTM(GTM)は保護膜PSV1からパッケージ

TCPの少なくとも一方で覆われるので電触に対して強くなる。シールパターンSLの外側の上下ガラス基板の隙間は洗浄後エポキシ樹脂EPX等により保護され、パッケージTCPと上側基板SUB2の間には更にシリコーン樹脂SILが充填され保護が多重化されている。

【0082】《製造方法》つぎに、上述した液晶表示装置の基板SUB1側の製造方法について図13~図15を参照して説明する。なお同図において、中央の文字は工程名の略称であり、左側は図2に示す画素部分、右側は図9に示すゲート端子付近の断面形状でみた加工の流れを示す。工程Dを除き工程A~工程Iは各写真処理に対応して区分けしたもので、各工程のいずれの断面図も写真処理後の加工が終わりフォトレジストを除去した段階を示している。なお、写真処理とは本説明ではフォトレジストの塗布からマスクを使用した選択露光を経てそれを現像するまでの一連の作業を示すものとし、繰返しの説明は避ける。以下区分けした工程に従って、説明する。

#### 【0083】工程A、図13

7059ガラス(商品名)からなる下部透明ガラス基板SUB1の両面に酸化シリコン膜SIOをディップ処理により設けたのち、500℃、60分間のベークを行なう。下部透明ガラス基板SUB1上に膜厚が1100Åのクロムからなる第1導電膜g1をスパッタリングにより設け、写真処理後、エッチング液として硝酸第2セリウムアンモニウム溶液で第1導電膜g1を選択的にエッチングする。それによって、ゲート端子GTM、ドレイン端子DTM、ゲート端子GTMを接続する陽極酸化バスラインSHg、ドレイン端子DTMを短絡するバスラインSHd、陽極酸化バスラインSHgに接続された陽極酸化パッド(図示せず)を形成する。

#### 【0084】工程B、図13

膜厚が2800ÅのAl-Pd、Al-Si、Al-Si-Ti、Al-Si-Cu等からなる第2導電膜g2をスパッタリングにより設ける。写真処理後、リン酸と硝酸と氷酢酸との混酸液で第2導電膜g2を選択的にエッチングする。

#### 【0085】工程C、図13

写真処理後(前述した陽極酸化マスクAO形成後)、3%酒石酸をアンモニアによりPH6.25±0.05に調整した溶液をエチレングリコール液で1:9に希釈した液からなる陽極酸化液中に基板SUB1を浸漬し、化成電流密度が0.5mA/cm<sup>2</sup>になるように調整する(定電流化成)。次に所定のAl<sub>2</sub>O<sub>3</sub>膜厚が得られるのに必要な化成電圧125Vに達するまで陽極酸化を行う。その後この状態で数10分保持することが望ましい(定電圧化成)。これは均一なAl<sub>2</sub>O<sub>3</sub>膜を得る上で大事なことである。それによって、導電膜g2を陽極酸化され、走査信号線GL、ゲート電極GTおよび電極PL1上に膜厚が1800Åの陽極酸化膜AOFが形成される

## 工程D、図14

プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が2000Åの窒化Si膜を設け、プラズマCVD装置にシランガス、水素ガスを導入して、膜厚が2000Åのi型非晶質Si膜を設けたのち、プラズマCVD装置に水素ガス、ホスフィンガスを導入して、膜厚が300ÅのN(+)型非晶質Si膜を設ける。

## 【0086】工程E、図14

写真処理後、ドライエッチングガスとしてSF<sub>6</sub>、CCl<sub>4</sub>を使用してN(+)型非晶質Si膜、i型非晶質Si膜を選択的にエッチングすることにより、i型半導体層ASの島を形成する。

## 【0087】工程F、図14

写真処理後、ドライエッチングガスとしてSF<sub>6</sub>を使用して、窒化Si膜を選択的にエッチングする。

## 【0088】工程G、図15

膜厚が1400ÅのITO膜からなる第1導電膜d1をスパッタリングにより設ける。写真処理後、エッチング液として塩酸と硝酸との混酸液で第1導電膜d1を選択的にエッチングすることにより、ゲート端子GTM、ドレイン端子DTMの最上層および透明画素電極ITO1を形成する。

## 【0089】工程H、図15

膜厚が600ÅのCrからなる第2導電膜d2をスパッタリングにより設け、さらに膜厚が4000ÅのAl-Pd、Al-Si、Al-Si-Ti、Al-Si-Cu等からなる第3導電膜d3をスパッタリングにより設ける。写真処理後、第3導電膜d3を工程Bと同様な液でエッチングし、第2導電膜d2を工程Aと同様な液でエッチングし、映像信号線DL、ソース電極SD1、ドレイン電極SD2を形成する。つぎに、ドライエッチング装置にCCl<sub>4</sub>、SF<sub>6</sub>を導入して、N(+)型非晶質Si膜をエッチングすることにより、ソースとドレイン間のN(+)型半導体層d0を選択的に除去する。

## 【0090】工程I、図15

プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が1μmの窒化Si膜を設ける。写真処理後、ドライエッチングガスとしてSF<sub>6</sub>を使用した写真蝕刻技術で窒化Si膜を選択的にエッチングすることによって、保護膜PSV1を形成する。

【0091】《液晶表示モジュールの全体構成》図23は、液晶表示モジュールMDLの分解斜視図であり、各構成部品の具体的な構成は図24～図39に示す。

【0092】SHDは金属板から成るシールドケース(＝メタルフレーム)、LCWは液晶表示窓、PNLは液晶表示パネル、SPBは光拡散板、MFRは中間フレーム、BLはバックライト、BLSはバックライト支持体、LCAは下側ケースであり、図に示すような上下の配置関係で各部材が積み重ねられてモジュールMDLが

組み立てられる。

【0093】モジュールMDLは、下側ケースLCA、中間フレームMFR、シールドケースSHDの3種の保持部材を有する。これらの3部材はそれぞれ略箱状を成し、上記記載順に重箱式に積み重ねられ、シールドケースSHDによって各部品を搭載した他の2部材を保持する構成になっている。表示パネルPNLと光拡散板SPBは一旦中間フレームMFR上に置くことができ、4本のバックライト(冷陰極蛍光管)BLを支持するバックライト支持体BLSは下側ケースLCA上に一旦置くことができる。従って、下側ケースLCAと中間フレームMFRの2部材にそれぞれ必要な部品を実装しながらこの2部材をひっくり返すことなく積み重ねて製造することができるので、製造を容易に行うことができ、組立性が良く、信頼性の高い装置を提供できる利点がある。これが本モジュールの1つの大きな特徴である。

【0094】以下、各部材について詳しく説明する。

【0095】《シールドケースSHD》図24は、シールドケースSHDの上面、前側面、後側面、右側面、左側面を示す図であり、図25は、シールドケースSHDを斜め上方からみたときの斜視図である。

【0096】シールドケース(メタルフレーム)SHDは、1枚の金属板をプレス加工技術により、打ち抜きや折り曲げ加工により作製される。LCWは表示パネルPNLを視野に露出する開口を示し、以下表示窓と称す。

【0097】CLは中間フレームMFR固定用爪(全部で19個)、FKは下側ケースLCA固定用フック(全部で9個)であり、シールドケースSHDに一体に設けられている。図に示された状態の固定用爪CLは組立て時、それぞれ内側に折り曲げられて中間フレームMFRに設けられた四角い固定用爪穴CLH(図27の各側面図参照)に挿入される。これにより、シールドケースSHDが表示パネルPNL等を保持・収納する中間フレームMFRを保持し、両者がしっかりと固定される。固定用フックFKは、それぞれ下側ケースLCAに設けた固定用突起FKP(図34の各側面図参照)に嵌合される。これにより、シールドケースSHDがバックライトBL、バックライト支持体BLS等を保持・収納する下側ケースLCAを保持し、両者がしっかりと固定される。なお、中間フレームMFRと下側ケースLCAとは周縁部において嵌合し、また、シールドケースSHDは中間フレームMFRに被覆・嵌合し、3部材は合体するようになっている。また、表示パネルPNLの上面および下面の表示に影響を与えない四方の縁周囲には薄く細長い長方形のゴムスペーサ(ゴムクッション。図示省略)が設けられている。上面側のゴムスペーサは、表示パネルPNLとシールドケースSHDとの間に介在され、下面側のゴムスペーサは、表示パネルPNLと中間フレームMFR及び光拡散板SPBとの間に介在される。これらのゴムスペーサの弾性を利用して、シールド

ケースSHDを装置内部方向に押し込むことにより固定用フックFKが固定用突起FKPにかかり、両固定用部材がストッパとして機能し、さらに、固定用爪CLが折り曲げられ、爪穴CLHに挿入されて、シールドケースSHDにより中間フレームMFRと下側ケースLCAが固定され、モジュール全体が一体となってしっかりと保持され、他の固定用部材が不要である。従って、組立が容易で製造コストを低減できる。また、機械的強度が大きく、耐振動衝撃性を向上でき、装置の信頼性を向上できる。また、固定用爪CLと固定用フックFKは取り外しが容易なため（固定用爪CLの折り曲げを延ばし、固定用フックFKを外すだけ）、3部材の分解・組立が容易なので、修理が容易で、バックライトBLの交換も容易である（バックライト交換などで外す率の大きい下側ケースLCAの固定用フックFKの方が固定用爪CLより取り外し易くなっている）。なお、本モジュールでは下側ケースLCAと中間フレームMFRは上記固定用部材による取付けの他、それぞれ4個ずつ設けた下側ケースLCAのねじ穴が設けられた貫通孔LHL（図34～図36参照）と中間フレームMFRのねじ穴MVH（図28参照）とねじにより更にねじ止めされている。

【0098】COHは共通貫通穴である。共通貫通穴COHは、このシールドケースSHDの他、表示パネルPNLの駆動回路基板PCB1、中間フレームMFRの駆動回路基板PCB2、中間フレームMFR、下側ケースLCAに2個ずつ共通して（同じ平面位置に）設けられた貫通穴で、製造時、固定して立てたピンに下側ケースLCAから順に各共通貫通穴COHを挿入して各部品を実装していくことにより、各部材・各部品の相対位置を精度良く設定するためのものである。また、当該モジュールMDLをパソコン等の応用製品に実装するとき、この共通貫通穴COHを位置決め基準とすることができる。

【0099】FGは金属性シールドケースSHDと一体に形成された6個のフレームグランドで、シールドケースSHDに開けられた「コ」の字状の開口、換言すれば、四角い開口部中に延びた細長い突起部により構成される。この細長い突起部が、それぞれ装置内部へ向かう方向に折り曲げられ、表示パネルPNLの駆動回路基板PCB1のグランドラインが接続されたフレームグランドパッドFGP（図26）に半田付けにより接続された構造になっている。

【0100】《表示パネルPNLと駆動回路基板PCB1》図26は、図16等にした表示パネルPNLに駆動回路を実装した状態を示す上面図である。

【0101】CHIは表示パネルPNLを駆動させる駆動ICチップ（下側の3個は垂直走査回路側の駆動ICチップ、左右の6個ずつは映像信号駆動回路側の駆動ICチップ）である。TCPは図21、図22で説明したように駆動用ICチップCHIがテープオートメテ

イドボンディング法（TAB）により実装されたテープキャリアパッケージ、PCB1はそれぞれTCPやコンデンサCDS等が実装されたPCB（プリントドサーキットボード）から成る駆動回路基板で、3つに分割されている。FGPはフレームグランドパッドである。FCは下側の駆動回路基板PCB1と左側の駆動回路基板PCB1、および下側の駆動回路基板PCB1と右側の駆動回路基板PCB1とを電氣的に接続するフラットケーブルである。フラットケーブルFCとしては図10に示すように、複数のリード線（りん青銅の素材にSn鍍金を施したもの）をストライプ状のポリエチレン層とポリビニルアルコール層とでサンドイッチして支持したものを使用する。

【0102】《駆動回路基板PCB1》駆動回路基板PCB1は、図26に示すように、3個に分割され、表示パネルPNLの回りに「コ」字状に配置され、2個のフラットケーブルFCによってそれぞれ電氣的、機械的に接続されている。駆動回路基板PCB1は分割されているので、表示パネルPNLと駆動回路基板PCB1との熱膨張率の差により駆動回路基板PCB1の長軸方向に生じる応力（ストレス）がフラットケーブルFCの箇所所で吸収され、接続強度が弱いテープキャリアパッケージTCPテープの出力リード（図21、図22のTTM）と表示パネルの外部接続端子DTM（GTM）の剥がれが防止でき、熱に対するモジュールの信頼性を向上できる。このような基板の分割方式は、更に、1枚の「コ」の字状基板に比べて、それぞれが矩形上の単純な形状であるので1枚の基板材料から多数枚の基板PCB1が取得できプリント基板材料の利用率が高くなり、部品・材料費が低減できる（本実施例の場合は約50%に低減）効果が有る。なお、駆動回路基板PCB1は、PCBの代わりに柔軟なFPC（フレキシブルプリントドサーキット）を使用すると、FPCはたわむのでリード剥がれ防止効果をいっそう高めることができる。また、分割しない一体型の「コ」の字状のPCBを用いることもでき、その場合は工数の低減、部品点数削減による製造工程管理の単純化、PCB間接続ケーブルの廃止による信頼性向上に効果が有る。

【0103】3個に分割された各駆動回路基板PCB1の各グランドラインに接続されたフレームグランドパッドFGPは、図26に示すように、各基板毎に2個ずつ合計6個設けてある。駆動回路基板PCB1が複数に分割されている場合、直流的には駆動回路基板のうち少なくとも1ヶ所がフレームグランドに接続されていれば、電氣的な問題は起きないが、高周波領域ではその箇所が少ないと、各駆動回路基板の特性インピーダンスの違い等により電氣信号の反射、グランドラインの電位が振られる等が原因で、EMI（エレクトロマグネティックインタフィアレンス）を引き起こす不要な輻射電波の発生ポテンシャルが高くなる。特に、薄膜トランジスタを

用いたモジュールMDLでは、高速のクロックを用いるので、EMI対策が難しい。これを防止するために、複数に分割された各駆動回路基板PCB1毎に少なくとも1ヶ所、本実施例では2ヶ所でグランド配線（交流接地電位）をインピーダンスが十分に低い共通のフレーム（すなわち、シールドケースSHD）に接続する。これにより、高周波領域におけるグランドラインが強化されるので、全体で1ヶ所だけシールドケースSHDに接続した場合と比較すると、本実施例の6ヶ所の場合は輻射の電界強度で5dB以上の改善が見られた。

【0104】シールドケースSHDのフレームグランドFGは、金属の細長い突起部で構成され、折り曲げることにより容易に表示パネルPNLのフレームグランドパッドFGPに接続でき、接続用の特別のワイヤ（リード線）が不要である。また、フレームグランドFGを介してシールドケースSHDと駆動回路基板PCB1とを機械的にも接続できるので、駆動回路基板PCB1の機械的強度も向上できる。

【0105】《中間フレームMFR》図27は、中間フレームMFRの上面図、前側面図、後側面図、右側面図、左側面図、図28は、中間フレームMFRの下面図、図29は、中間フレームMFRの上面側から見た斜視図である。

【0106】中間フレームMFRは駆動回路基板PCB1と一体に構成された液晶表示部LCD、光拡散板SPB、L字形の駆動回路基板PCB2の保持部材である。

【0107】BLWはバックライトBLの光を液晶表示部LCDへ取り込むためのバックライト光取り入れ窓で、ここに光拡散板SPBが載置・保持される。SPBSは、光拡散板SPBの保持部である。RDWは放熱穴、CWは外部と接続されるコネクタ用の切欠きである。MVHは4個のねじ穴であり、このねじ穴MVHと下側ケースLCAの貫通穴LHL（図34～図36参照）を介して図示しないねじにより下側ケースLCAと中間フレームMFRとが固定される。CLHはシールドケースSHDの固定用爪CLが挿入される固定用爪穴である（図27の各側面図、図29参照）。2HLは駆動回路基板PCB2（図30参照）の固定用穴で、ナイロンリベット等の止め具が挿入される。L字形の駆動回路基板PCB2は図27の中間フレームMFRの上面図の右および下の縁のL字領域に配置される。なお、中間フレームMFRは、バックライト支持体BLS、下側ケースLCAと同じ白色の合成樹脂により形成されている。また、中間フレームMFRは、合成樹脂で作られているので、駆動回路基板PCB1および駆動回路基板PCB2の絶縁上有利である。

【0108】《光拡散板SPB》光拡散板SPB（図23参照）は、中間フレームMFRのバックライト光取り入れ窓BLWの四方の周縁部に設けられた保持部SPBS（図27、図29参照。中間フレームMFRの上面よ

り低い）上で保持される。光拡散板SPBを保持部SPBS上に載置すると、光拡散板SPBの上面と中間フレームMFRの上面とは同一平面になる。光拡散板SPBの上には、駆動回路基板PCB1と一体となった液晶表示部LCDが載置される。液晶表示部LCDと光拡散板SPBとの間には、液晶表示部LCDの下面の四方の縁周囲に配置された4本のゴムスペーサ（図示省略。《シールドケースSHD》の説明の欄参照）が介在し、液晶表示部LCDと光拡散板SPBとの間がこれらのゴムスペーサにより密閉されている。すなわち、光拡散板SPBは中間フレームMFR（枠体）上に載置され、光拡散板SPBの上面は、液晶表示部LCDによって覆われ、かつ、液晶表示部LCDと光拡散板SPBとの間隙はゴムスペーサによって完全に密閉されている（光拡散板SPBと液晶表示部LCDとを中間フレームMFRを用いてバックライト部と独立に一体化・固定化した）。従って、液晶表示部LCDと光拡散板SPBとの間に異物が侵入したり、表示領域以外に静電気等により付着していた異物が表示領域に移動したりして表示品質が低下する問題を抑制できる。なお、光拡散板SPBは光拡散シートと比較して厚いので、光拡散板SPB下面側の異物の存在は目立たない。また、光拡散板SPBの下面側に存在する異物は、液晶表示部LCDから遠いので、焦点を結びにくく、像が拡散してしまうので、ほとんど問題とならない。さらに、光拡散板SPBと液晶表示部LCDとを順に中間フレームMFRに保持させる構成なので、組立性も良い。

【0109】《駆動回路基板PCB2》図30は、駆動回路基板PCB2の下面図である。中間フレームMFRに保持・収納される液晶表示部LCDの駆動回路基板PCB2は、図30に示すように、L字形をしており、IC、コンデンサ、抵抗等の電子部品が搭載されている。この駆動回路基板PCB2には、1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路や、ホスト（上位演算処理装置）からのCRT（陰極線管）用の情報をTFT液晶表示装置用の情報に変換する回路を含む回路が搭載されている。CJは外部と接続される図示しないコネクタが接続されるコネクタ接続部である。なお、駆動回路基板PCB2と駆動回路基板PCB1とは、図31に示すように、フラットケーブルFCにより電氣的に接続される（詳細後述）。また、駆動回路基板PCB2とインバート回路基板IPCとは、駆動回路基板PCB2のバックライト接続部BC2およびインバート回路基板IPCのバックライト接続部BC1に接続される図示しないバックライトコネクタおよびバックライトケーブルにより、中間フレームMFRに設けたコネクタ穴CHL（図27～図29参照）を介して電氣的に接続される。

【0110】《駆動回路基板PCB1と駆動回路基板PCB2との電氣的接続》図31は、液晶表示部LCDの

駆動回路基板PCB1（上面が見える）と中間フレームMFRの駆動回路基板PCB2（下面が見える）との接続状態を示す上面図である。

【0111】液晶表示部LCDと駆動回路基板PCB2とは折り曲げ可能なフラットケーブルFCにより電氣的に接続されている。この状態で動作チェックを行うことができる。駆動回路基板PCB2は、フラットケーブルFCを180°折り曲げることにより、液晶表示部LCDの下面側に重ねて配置され、中間フレームMFRの所定の凹部に嵌合され、ナイロンリベット等の止め具等により固定され、その上に液晶表示部LCDと一体になった駆動回路基板PCB1が載置・保持される。

【0112】《バックライト支持体BLS》図32は、バックライト支持体BLSの上面図、後側面図、右側面図、左側面図、図33は、バックライト支持体BLSの上面側から見た斜視図である。

【0113】バックライト支持体BLSは、4本のバックライト（冷陰極蛍光管）BL（図37、図23参照）を支持する。SPCは穴（空間）であり、バックライト支持体BLSは枠体を成している。

【0114】バックライト支持体BLSは、4本のバックライトBLを白色のシリコンゴムSG（図37、図39参照）を介して支持するようになっている。SSはバックライト支持部で、ここにシリコンゴムSGを介して各バックライトBLの両端を支持するようになっている。なお、シリコンゴムSGは、バックライトBLの点灯領域内への異物侵入防止の役目もする。RHはバックライトBLの両端に接続されたリード線LD（図37参照）が通るリード線穴である。

【0115】SHLはバックライト支持体BLSに設けた4個の貫通穴で、下側ケースLCAのねじ穴LVHと一致し、図示しないねじによって下側ケースLCAに固定される。

【0116】SRMはバックライト支持体BLSの図32の左右両内側面に形成されたバックライトBL（4本のバックライトBLのうち外側の2本のバックライトBL）のバックライト光反射部で、下側ケースLCAのバックライト光反射山RM（図34、図36参照）の上面と同様にバックライトBLの光を液晶表示部LCDの方に効率良く反射するための複数の平面の組み合わせから構成されている（《下側ケース》の説明の欄参照）。なお、バックライト支持体BLSは、中間フレームMFR、下側ケースLCAと同じ白色の合成樹脂により成型により作られる。

【0117】《下側ケースLCA》図34は、下側ケースLCAの上面図（反射側）、後側面図、右側面図、左側面図、図35は、下側ケースLCAの下面図、図36は、下側ケースLCAの上面側から見た斜視図、図38は、下側ケースLCAの断面図（図34の38-38切断線における断面図）である。

【0118】下側ケースLCAは、バックライトBL、バックライト支持体BLS、バックライトBL点灯用のインバータ回路基板IPCBの保持部材（バックライト収納ケース）であり、バックライトBLのバックライト光反射板を兼ねており、バックライトBLの光を最も効率良く反射する色である白色の合成樹脂で1個の型で一体成型することにより作られる。下側ケースLCAの上面には、この下側ケースLCAと一体に形成された3本のバックライト光反射山RMが形成され、バックライトBLのバックライト光反射面を構成している。3本のバックライト光反射山RMは、バックライトBLの光を液晶表示部LCDの方に効率良く反射するための複数の平面の組み合わせから構成されている。すなわち、バックライト光反射山RMの断面形状は、図38の断面図に示すように、バックライトBLの光を最も効率良く、反射するように計算により求められた曲線の近似直線で構成されている。なお、バックライト光反射山RMの高さは、反射光率を上げるため、バックライトBLの上面より高くなっている（図39参照）。このように、バックライトBLの収納ケースとバックライトBLのバックライト光反射板とを一体の部材で構成したので、部品点数を少なくでき、構造を簡略化でき、製造コストを低減できる。従って、装置の耐振動衝撃性、耐熱衝撃性を向上でき、信頼性を向上できる。また、下側ケースLCAは、合成樹脂で作られているので、インバータ回路基板IPCBの絶縁上有利である。

【0119】なお、LVHは4個のねじ穴であり、このねじ穴LVHとバックライト支持体BLSの貫通穴SHL（図32、図33参照）を介して図示しないねじによりバックライト支持体BLSが下側ケースLCAに固定される。LHLは4個の貫通穴であり、この貫通穴LHLと中間フレームMFRのねじ穴MVH（図28参照）を介して図示しないねじにより中間フレームMFRと下側ケースLCAとが固定される。IHLはナイロンリベット等の止め具が挿入されるインバータ回路基板IPCBの固定用穴、CWは外部と接続されるコネクタ用の切欠き、FKPはシールドケースSHDの固定用フックFKが嵌合する固定用突起である（図34の各側面図、図36参照）。

【0120】《バックライトBL》図37は、下側ケースLCAにバックライト支持体BLS、バックライトBL、インバータ回路基板IPCBを搭載した状態を示す上面図、後側面図、右側面図、左側面図、図39は、図37の39-39切断線における断面図である。

【0121】バックライトBLは、液晶表示部LCDの真下に配置される直下型バックライトである。バックライトBLは、4本の冷陰極蛍光管により構成され、バックライト支持体BLSにより支持され、バックライト支持体BLSを下側ケースLCAに図示しないねじを用いバックライト支持体BLSの貫通穴SHLおよび下側ケ

ースLCAのねじ穴LVHを介して固定することによりバックライト収納ケースである下側ケースLCAに保持される。

【0122】ECLは冷陰極管の封止側（蛍光体を管の内表面に塗布したり、ガスを引いて真空にしたり、ガスを封入したりする側のことをいう）である。図37に示すように、並んで配置された4本のバックライトBLの封止側ECLが左右交互（図37では上下交互）に配置されている（千鳥配置）。これにより、蛍光管における蛍光体塗布に起因して生じる表示画面の色温度の左右傾斜（封止側の方が色温度が高い）を目立たなくでき、表示品質を向上できる。

【0123】《インバータ回路基板IPCB》インバータ回路IPCBは、4本のバックライトBLの点燈用回路基板で、図37に示すように、下側ケースLCAに載置され、下側ケースLCAの固定用穴IHL（図34～図36参照）を介して図示しないナイロンリベット等の止め具によって固定される。インバータ回路IPCB上には2個のトランスTF1、TF2や、コンデンサ、コイル、抵抗等の電子部品が搭載されている。なお、熱源となるインバータ回路基板IPCBは、装置の上部側（図37では、上面図の左側に示す）に配置されるので、放熱性が良い。また、インバータ回路基板IPCBは装置の上部側に配置され、L字形の駆動回路基板PCB2は装置の下部側および左側（図27の中間フレームMFRの上面図の右および下の縁のL字領域）に配置され、熱源となるインバータ回路基板IPCBと駆動回路基板PCB2とは、放熱性の点とモジュール全体の厚さを薄くする点から上下に重ならないように配置されている。

【0124】《バックライトBL、バックライト支持体BLS、インバータ回路基板IPCB》バックライト支持体BLSに、それぞれ両端にリード線LD（図37参照）が付いた4本のバックライトBLを嵌め込んだ後、（バックライト支持体BLSとインバータ回路基板IPCBを下側ケースLCAに収納・固定する前に）各バックライトBLのリード線LDをインバータ回路基板IPCBに半田付けする。これにより、バックライトBLとバックライト支持体BLSとインバータ回路基板IPCBとで1個のユニットが構成される（図23、図37参照）。この状態でバックライトBLの点燈試験が可能である。従来は、バックライトとインバータ回路基板とをバックライト収納ケースにそれぞれ固定した後、バックライトのリード線をインバータ回路基板に半田付けする構成だったので、半田付けのためのスペースが非常に狭く、作業性が悪かったが、本モジュールでは、バックライトBLおよびインバータ回路基板IPCBを下側ケースLCAに固定する前に、バックライトBLがバックライト支持体BLSに支持された状態でバックライトBLのリード線LDをインバータ回路基板IPCBに半田付

けできるので、作業性が良い。また、不良部品が生じた場合の部品交換も容易である。点燈試験が終了したら、図37に示すように、インバータ回路基板IPCBをナイロンリベット等の止め具を用いて下側ケースLCAの固定用穴IHLを介して固定し、バックライト支持体BLSを図示しないねじにより4個の貫通穴SHLとねじ穴LVH（図36、図34参照）を介して下側ケースLCAに固定する。

【0125】また、従来は、冷陰極管を6本とインバータ回路基板2個を用い、（それぞれ2個のトランスを有する）インバータ回路基板1個当たり冷陰極管3本ずつを点燈させる構成で、2個のインバータ回路基板がバックライト収納ケース内のバックライトの上下両側（図37で言えば下側ケースLCAの上面図の左右）に配置されていたため、バックライト部全体の寸法が大きくなり、また、熱源である2個のインバータ回路基板が上下両側に配置されるため、放熱性の点で問題があった。しかし、本装置では、インバータ回路基板IPCBが1個だけなので、バックライト部全体の寸法を小さくできると共に、放熱性も良い。また、本装置では、インバータ回路基板IPCBは、装置の上部側（図37では、上面図の左側に示す）に配置されているので、放熱性が良い。

【0126】《対策例1》以下、テープキャリアパッケージTCPと表示パネルPNLの外部接続端子との、特に配列個数が多く配列ピッチが小さいドレイン端子DTMとの接続ずれを低減するための具体例を説明する。

【0127】図41は図40に示すテープキャリアパッケージTCPの出力端子TTMの配列ピッチを説明するための図、図42は図18等にも示すドレイン端子DTMの配列ピッチを説明するための図である。

【0128】図41に示したテープキャリアパッケージTCPにおいては、接続端子TTMの配列が点線で区切られた領域a1～e1に分けられている。領域a1は図40に示す端子群OUT1～3の中心線CLを中心とする領域であり、領域a1～e1にはそれぞれ30、30、20、16、5本の接続端子TTMが設けられている。領域a1～e1における接続端子TTMのピッチはそれぞれ100、105、115、125、130 $\mu$ mであり、領域a1～e1における接続端子TTMの線幅はそれぞれ45、50、55、60、60 $\mu$ mであり、領域a1～e1における接続端子TTM間のスペース幅はそれぞれ55、55、60、65、70 $\mu$ mであり、いずれもその値は中央から周辺にいくにつれて大きくなる。

【0129】他方、図42に示した表示パネルPNLにおいては、ドレイン端子部DTM部が領域a1～e1に対応して領域a2～e2に分けられている。領域a2～e2におけるドレイン端子DTMのピッチ、線幅、スペース幅はそれぞれ領域a1～e1における接続端子TT

Mのピッチ、線幅、スペース幅の1.001~1.004倍に設定するが本実施例では1.0012倍にした。なお、前述した各領域の条件は中心線CLを基準に左右対称であると理解されたい。また、ピッチ、線幅、スペース幅やそれらの比は端子TTMを熱圧着接続する前の値である。

【0130】このような補正係数を採り入れた端子の配列方式によれば、接続端子TTMとドレイン端子DTMとを異方性導電膜ACFを介して接続するために、テープキャリアパッケージTCPの接続端子TTM部を加熱して接続端子TTM部が熱膨張したとき、ドレイン端子DTMのピッチを端子TTMのピッチよりやや大きくしている(1.0012倍)、外側の接続端子TTMの中心とドレイン端子DTMの中心とのずれ幅が低減される。また、たとえ外側部の接続端子TTMの中心とドレイン端子DTMの中心との位置ずれが発生したとしても、外側部の接続端子TTM、ドレイン端子DTMの線幅は大きいから、外側部においても対応する接続端子TTMとドレイン端子DTMとの接続確率を高くすることができる。更に、外側部の接続端子TTM間のスペース幅、ドレイン端子DTM間のスペース幅が大きいから、接続端子TTMとドレイン端子DTMとの間に異方性導電膜ACFを位置させのち、加熱加圧ヘッドTPHによって加熱、加圧したときに、線幅が大きい外側部においても、接続端子TTM、ドレイン端子DTM間に存在した異方性導電膜ACFの熱硬化樹脂が十分にスペース側に逃げるから、接続端子TTMとドレイン端子DTMとを異方性導電膜ACFを介して確実に接続することができる。

【0131】《対策例2》図43はテープキャリアパッケージの他の例を示す平面図、図44は図43の端子TTM付近の断面構造を示す図である。本例のテープキャリアパッケージTCPの図21、図40に示したそれと異なる点は、ベースフィルムBFIの端子部TMPの厚さを境界線BDを基準に他の部分の厚さより薄くした点である。

【0132】このテープキャリアパッケージTCPは、図21、図40に示されたテープキャリアパッケージTCPが多数連ねられた状態で、ベースフィルムBFIの端子部TMPをエッチング等で薄くすることによって製造できる。

【0133】本例では、ベースフィルムBFIの端子部TMPが薄くされているため前述した端子TTMの熱圧着接続時の熱膨張力が小さく、接続端子TTMを構成する圧延銅箔によって端子部TMPの熱膨張が抑制される。このため、接続端子TTMとドレイン端子DTMとの位置ずれを低減できる。

【0134】《対策例3》図45は図43の端子TTM付近の断面構造を示す他のテープキャリアパッケージの図である。本例のテープキャリアパッケージTCPの図

21、図40に示したそれと異なる点は、境界線BDから左側のベースフィルムBFIを無くし、その代わりにベースフィルムBFIの材質の熱膨張係数よりも熱膨張係数の小さい材質(たとえば、セラミック複合銅張積層板、アラミド不織布エポキシ銅張積層板等)の低熱膨張板LEBを設けて端子TTMを補強した点である。

【0135】このテープキャリアパッケージTCPは、図21、図40に示されたテープキャリアパッケージTCPが多数連ねられた状態で、ベースフィルムBFIの端子部をエッチングで除去し、接続端子TTM部に低熱膨張板LEBを接着することによって製造できる。なお、低熱膨張板LEBの長手方向を連ねられたテープの長手方向と直角にすれば、上記テープを容易に巻き取ることができるから、接続端子TTMの接続作業を容易に行なうことができる。

【0136】本例では、低熱膨張係数の補強板LEBを使用しているため端子部の熱膨張量が小さく接続端子TTMとドレイン端子DTMとの位置ずれを低減できる。

【0137】《対策例4》図46は図43の端子TTM付近の断面構造を示す他のテープキャリアパッケージの図である。本例のテープキャリアパッケージTCPの図21、図40に示したそれと異なる点は、境界線BDから左側のベースフィルムBFIを薄くし、その代わりに前述した低熱膨張板LEBを設けて端子TTMを補強した点であり、対策例2と対策例3の丁度折衷案に相当し、製造方法は対策例3と同様である。

【0138】従って、本例は対策例2よりも端子部の熱膨張量が小さく、対策例3よりもテープ製造中の端子TTMの変形を防ぐ上で点で有利である。

【0139】《対策例5》図47~図49はそれぞれ他のテープキャリアパッケージの接続端子部を示す平面図であり、図40に示したそれと異なる点は、ベースフィルムBFIの端子部TMPの接続端子TTM間に接続端子TTMと平行なスリット(切り込み)SLT1~SLT3を設けた点である。図47の例は各接続端子毎に、図48の例は複数の接続端子毎にスリットSLT1、SLT2を設けている。図49の例は、スリット間の接続端子を1つのグループとし、グループ別に対策例1のように接続端子TTMの配列ピッチを変えたものである。

なお、スリット(切り込み)SLT1~SLT3は貫通孔HL等と同様プレスの打ち抜き等で形成される。

【0140】本例では、ベースフィルムBFIの端子部TMPの熱膨張応力がスリットSLT1~SLT3によって吸収されるので、両端の接続端子TTM間の距離の変化は小さくなる。

【0141】《対策例6》図50は他のテープキャリアパッケージの接続端子部を示す平面図であり、図40に示したそれと異なる点は、ベースフィルムBFIの端子部TMPの中央部に矩形上の凹部(切り込み)CNPを設けた点であり、図51の例ではそれを少し変形し三角

形状の切り込み部ICPにしている。

【0142】本例に示したテープキャリアパッケージTCPにおいては、接続端子TTMとドレイン端子DTMとを異方性導電膜ACFを介して接続するとき、まず加熱加圧位置TPP1で接続端子TTM部の外方部を加熱、加圧し、その後加熱加圧位置TPP2で接続端子TTM部の全領域を加熱、加圧する。従って、加熱加圧位置TPP1で加熱、加圧したときの接続端子TTM部の加熱される部分の面積が小さくされているので、両端の接続端子TTM間の距離の変化は小さい。しかも、加熱加圧位置TPP2で加熱、加圧するときには、両側の接続端子TTMがドレイン端子DTMに接続、固定されているから、ベースフィルムBFIの端子部TMPの中央部の熱膨張が抑制され、接続端子TTMとドレイン端子DTMとの位置ずれを低減できる。

【0143】《対策例7》図52はテープキャリアパッケージの接続端子と液晶表示素子のドレイン端子とを異方性導電膜を介して接続する方法を説明するための加熱加圧ヘッドを示す断面図である。(a)に示す加熱加圧ヘッドTPH1においては、両端部および中央部に突出部が設けられており、(b)に示す加熱加圧ヘッドTPH2においては、加熱加圧ヘッドTPH1の凹部に対応する部分に突出部が設けられている。

【0144】図52に示した加熱加圧ヘッドを使用して接続端子TTMとドレイン端子DTMとを接続するには、まず接続端子TTMとドレイン端子DTMとの間に異方性導電膜ACFを位置させのち、加熱加圧ヘッドTPH1により接続端子TTM部の両端部および中央部を加熱、加圧し、つぎに加熱加圧ヘッドTPH2により接続端子TTM部の残りの部分を加熱、加圧する。

【0145】このようにすれば、加熱加圧ヘッドTPH1により第1回目に加熱、加圧される接続端子TTM部の面積が小さいので、両端の接続端子TTM間の距離の変化は小さい。しかも加熱加圧ヘッドTPH2により第2回目に加熱、加圧するときには、少なくとも両端部の接続端子TTMがドレイン端子DTMに接続、固定されているから、ベースフィルムBFIの端子部TMPの第2回目に加熱される部分の熱膨張が抑制される。このため、接続端子TTMとドレイン端子DTMとの位置ずれが低減される。

【0146】《対策例7》図53はテープキャリアパッケージの接続端子と液晶表示素子のドレイン端子とを異方性導電膜を介して接続する他の方法を説明するための図である。この接続方法においては、接続端子TTMがドレイン端子DTMに対して傾斜するようにテープキャリアパッケージTCPを位置させ、接続端子TTMとドレイン端子DTMとが交差する交差点を画像処理で検出し、上記交差点を結ぶ直線と加熱加圧ヘッドTPHの加熱加圧面の中心線とを一致させて、加熱加圧ヘッドTPHにより加熱、加圧する。

【0147】このようにすれば、液晶表示素子LCDに対するテープキャリアパッケージTCPの位置合わせを高精度に行なう必要がないから、接続端子TTMとドレイン端子DTMとを容易に接続することができる。

【0148】《対策例8》図54はテープキャリアパッケージの接続端子と液晶表示素子のドレイン端子との端子接続構造を示す図、図55は図54のB-B断面図である。この端子接続構造においては、幅広のドレイン端子DTM1、DTM2が千鳥状に配置されており、またベースフィルムBFIの端部まで達しない接続端子TTM1およびベースフィルムBFIの端部まで達した接続端子TTM2が設けられ、接続端子TTM2の約半分が溶ダレジストSRSによって覆われており、接続端子TTM1、TTM2の配線CIR側にエッチングにより凹部が設けられている。そして、接続端子TTM1とドレイン端子DTM1とが接続されており、接続端子TTM2とドレイン端子DTM2とが接続されている。そして、溶ダレジストSRSによって接続端子TTM2とドレイン端子DTM1とが接続されるのが防止されている。

【0149】この端子接続構造においては、接続端子TTM1、TTM2とドレイン端子DTM1、DTM2とを異方性導電膜ACFを介して接続するために、テープキャリアパッケージTCPの接続端子TTM部を加熱したとき、接続端子TTM部が熱膨張し、接続端子TTM1、TTM2とドレイン端子DTM1、DTM2との位置ずれが生じたとしても、幅広のドレイン端子DTM1、DTM2の側部と接続端子TTM1、TTM2とが接続されるから、接続端子TTM1、TTM2とドレイン端子DTM1、DTM2とを確実に接続することができる。また、位置ずれが生じて溶ダレジストSRSも同様にずれるので、端子TTM2が隣のドレイン端子DTM1に短絡することも避けられる。

【0150】なお、上述実施例においては、ドレイン端子DTM1、DTM2を千鳥状に配置したが、幅広のドレイン端子を階段状に配置してもよい。

【0151】《対策例9》図56はテープキャリアパッケージの接続端子と液晶表示素子のドレイン端子との他の端子接続構造を示す図、図57は図56のC-C断面図である。この端子接続構造においては、幅広の接続端子TTM3、TTM4が千鳥状に配置されており、また下部透明ガラス基板SUB1の端部まで達したドレイン端子DTM3および透明ガラス基板SUB1の端部まで達しないドレイン端子DTM4が設けられ、ドレイン端子DTM3の約半分が保護膜PSV1によって覆われている。そして、接続端子TTM3とドレイン端子DTM3とが接続されており、接続端子TTM4とドレイン端子DTM4とが接続されている。

【0152】この端子接続構造においては、接続端子TTM3、TTM4とドレイン端子DTM3、DTM4と



を異方性導電膜ACFを介して接続するために、テープキャリアパッケージTCPの接続端子TTM部を加熱したとき、接続端子TTM部が熱膨張し、接続端子TTM3、TTM4とドレイン端子DTM3、DTM4との位置ずれが生じたとしても、幅広の接続端子TTM3、TTM4の側部とドレイン端子DTM3、DTM4とが接続されるから、接続端子TTM3、TTM4とドレイン端子DTM3、DTM4とを確実に接続することができる。また、位置ずれが生じて保護膜PSV1も同様に相対的にずれるので、端子TTM4が隣のドレイン端子DTM4に短絡することも避けられる。

【0153】なお、上述実施例においては、接続端子TTM3、TTM4を千鳥状に配置したが、幅広の接続端子を階段状に配置してもよい。

【0154】《対策例10》図58は他のテープキャリアパッケージの接続端子部を示す図である。このテープキャリアパッケージTCPにおいては、蛇行した接続端子TTM5が設けられており、接続端子TTM5の蛇行幅W1は接続端子TTM5のピッチよりも小さい。

【0155】図59は他のテープキャリアパッケージの接続端子部を示す図である。このテープキャリアパッケージTCPにおいては、蛇行した接続端子TTM6が設けられており、接続端子TTM6の蛇行幅W2は接続端子TTM6のピッチよりも小さい。

【0156】図58、図59に示したテープキャリアパッケージTCPにおいては、接続端子TTM5、TTM6とドレイン端子DTMとを異方性導電膜ACFを介して接続するために、テープキャリアパッケージTCPの接続端子TTM5、TTM6部を加熱したとき、接続端子TTM5、TTM6部が熱膨張し、接続端子TTM5、TTM6の中心線とドレイン端子DTMの中心線との位置ずれが生じたとしても、接続端子TTM5、TTM6は蛇行しているから、ドレイン端子DTMは接続端子TTM5、TTM6の側方に突出した部分と接続されるので、接続端子TTM3、TTM4とドレイン端子DTM3、DTM4とを確実に接続することができる。なお、両図ともドレイン端子DTMは便宜上1本のみ描いている。

【0157】なお、上述実施例においては、接続端子TTM5、TTM6を蛇行させたが、ドレイン端子DTMを蛇行させてもよい。

【0158】《対策例11》図60は他のテープキャリアパッケージの接続端子部を示す図、図61は図60に示したテープキャリアパッケージの接続端子部の裏面を示す図、図62は図21のD-D拡大断面図である。このテープキャリアパッケージTCPにおいては、幅広の接続端子TTM7が設けられており、接続端子TTM7がソルダレジストSRSによって覆われており、ベースフィルムBFIの端子部TMPに接続端子TTM7に接続されたスルホールTHHが設けられている。このスル

ホールTHHは接続端子TTM7の中心部の方が側部よりも密に設けられている。そして、接続端子TTM7とドレイン端子DTMとはスルホールTHHを介して接続される。

【0159】このテープキャリアパッケージTCPを製造するには、まず、ベースフィルムBFIに接着剤BINにより圧延銅箔を接着し、フォトリソ工程で配線CIRおよび接続端子TTM7を形成する。ベースフィルムBFIの端子部TMPにエッチングにより孔を設ける。つぎに、メッキによりスルホールTHHを設ける。つぎに、配線CIRおよび接続端子TTM7をソルダレジストSRSによって覆う。

【0160】このテープキャリアパッケージTCPにおいては、接続端子TTMとドレイン端子DTMとを異方性導電膜ACFを介して接続するために、テープキャリアパッケージTCPの接続端子TTM部を加熱したとき、接続端子TTM部が熱膨張し、接続端子TTMの中心線とドレイン端子DTMの中心線との位置ずれが発生したとしても、実質上の接続端子TTMの線幅すなわち1つの接続端子TTMに接続された両側のスルホールTHH間の距離は大きいから、接続端子TTMとドレイン端子DTMとを確実に接続することができる。しかも、接続端子TTM7がソルダレジストSRSによって覆われているから、たとえ接続端子TTM7間のスペース幅が小さくても、接続端子TTM7側で電食が発生することがない。また、隣の接続端子TTM7に接続されたスルホールTHHの互いに隣接する長さは短いから、スルホールTHH側でも電食が発生することがない。したがって、接続端子TTM7部の信頼性が向上する。

【0161】

【発明の効果】以上説明したように、この発明に係るテープキャリアパッケージにおいては、ベースフィルムの端子部に接続端子と平行なスリットを設けているから、両端の接続端子間の距離の変化は小さいので、接続端子と被接続装置の端子との位置ずれが発生するのを防止することができるため、接続端子と被接続装置の端子とを確実に接続することができる。

【0162】また、接続端子部の中央部に凹部を設けているから、まず接続端子部の外方部を加熱、加圧したのち、接続端子部の内方部を加熱、加圧すれば、両端の接続端子間の距離の変化は小さく、しかもベースフィルムの端子部の中央部の熱膨張が抑制されるから、接続端子と被接続装置の端子との位置ずれが発生するのを防止することができるので、接続端子と被接続装置の端子とを確実に接続することができる。

【0163】また、この発明に係るテープキャリアパッケージの接続方法、加熱加圧ヘッドにおいては、接続端子部の少なくとも両端部を加熱、加圧したのち、接続端子部の残りの部分を加熱、加圧するから、第1回目の加熱時の両端の接続端子間の距離の変化は小さく、しかも

ベースフィルムの端子部の第2回目に加熱される部分の熱膨張が抑制されるので、接続端子と被接続装置の端子との位置ずれが発生するのを防止することができるため、接続端子と被接続装置の端子とを確実に接続することができる。

【0164】また、接続端子を被接続装置の端子に対して傾斜するようにテープキャリアパッケージを位置させ、接続端子と被接続装置の端子とが交差する交差点を結ぶ直線と加熱加圧ヘッドの加熱加圧面の中心線とを一致させて、加熱加圧ヘッドにより加熱、加圧するから、被接続装置に対するテープキャリアパッケージの位置合わせを高精度に行なう必要がないので、接続端子と被接続装置の端子とを容易に接続することができる。

【0165】このように、この発明の効果は顕著である。

#### 【図面の簡単な説明】

【図1】この発明を適用したアクティブ・マトリックス方式のカラー液晶表示装置の液晶表示部の一面素とその周辺を示す要部平面図である。

【図2】図1の2-2切断線における1画素とその周辺を示す断面図である。

【図3】図1の3-3切断線における付加容量Caddの断面図である。

【図4】図1に示す画素を複数配置した液晶表示部の要部平面図である。

【図5】図1に示す画素の層g2、ASのみを描いた平面図である。

【図6】図1に示す画素の層d1、d2、d3のみを描いた平面図である。

【図7】図1に示す画素の画素電極層、遮光膜およびカラーフィルタ層のみを描いた平面図である。

【図8】図6に示す画素配列の画素電極層、遮光膜およびカラーフィルタ層のみを描いた要部平面図である。

【図9】ゲート端子GTMとゲート配線GLの接続部近辺を示す平面と断面の図である。

【図10】ドレイン端子DTMと映像信号線DLとの接続部付近を示す平面と断面の図である。

【図11】アクティブ・マトリックス方式のカラー液晶表示装置の液晶表示部を示す等価回路図である。

【図12】図1に示す画素の等価回路図である。

【図13】基板SUB1側の工程A~Cの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図14】基板SUB1側の工程D~Fの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図15】基板SUB1側の工程G~Iの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図16】表示パネルのマトリクス周辺部の構成を説明

するための平面図である。

【図17】図16の周辺部をやや誇張し更に具体的に説明するためのパネル平面図である。

【図18】上下基板の電気的接続部を含む表示パネルの角部の拡大平面図である。

【図19】マトリクスの画素部を中央に、両側にパネル角付近と映像信号端子部付近を示す断面図である。

【図20】左側に走査信号端子、右側に外部接続端子の無いパネル縁部分を示す断面図である。

10 【図21】駆動回路を構成する集積回路チップCHIがフレキシブル配線基板上に搭載されたテープキャリアパッケージTCPの断面構造を示す図である。

【図22】テープキャリアパッケージTCPを液晶表示パネルPNLの映像信号回路用端子DTMに接続した状態を示す要部断面図である。

【図23】液晶表示モジュールの分解斜視図である。

【図24】液晶表示モジュールのシールドケースの上面図、前側面図、後側面図、右側面図、左側面図である。

【図25】シールドケースの上面側から見た斜視図である。

【図26】液晶表示パネルに周辺の駆動回路を実装した状態を示す上面図である。

【図27】中間フレームの上面図、前側面図、後側面図、右側面図、左側面図である。

【図28】中間フレームの下面図である。

【図29】中間フレームの上面側から見た斜視図である。

【図30】中間フレームに搭載される駆動回路基板の下面図である。

30 【図31】液晶表示部の駆動回路基板（上面が見える）と中間フレームの駆動回路基板（下面が見える）との接続状態を示す上面図である。

【図32】バックライト支持体の上面図、後側面図、右側面図、左側面図である。

【図33】バックライト支持体の上面側から見た斜視図である。

【図34】下側ケースの上面図（反射側）、後側面図、右側面図、左側面図である。

【図35】下側ケースの下面図である。

40 【図36】下側ケースの上面側から見た斜視図である。

【図37】下側ケースにバックライト支持体、バックライト、インバート回路基板を搭載した状態を示す上面図、後側面図、右側面図、左側面図である。

【図38】下側ケースの断面図（図34の38-38切断線における断面図）である。

【図39】図37の39-39切断線における断面図である。

【図40】テープキャリアパッケージを示す平面図である。

50 【図41】テープキャリアパッケージの接続端子の配列

ピッチを説明するための図である。

【図42】図41に示したテープキャリアパッケージが接続されるべき液晶表示素子の端子の配列ピッチを説明するための図である。

【図43】他のテープキャリアパッケージを示す平面図である。

【図44】他のテープキャリアパッケージの接続端子部を示す断面図である。

【図45】他のテープキャリアパッケージの接続端子部を示す断面図である。

【図46】他のテープキャリアパッケージの接続端子部を示す断面図である。

【図47】他のテープキャリアパッケージの接続端子部を示す平面図である。

【図48】他のテープキャリアパッケージの接続端子部を示す平面図である。

【図49】他のテープキャリアパッケージの接続端子部を示す平面図である。

【図50】他のテープキャリアパッケージの接続端子部を示す平面図である。

【図51】他のテープキャリアパッケージの接続端子部を示す平面図である。

【図52】加熱加圧ヘッドを示す図である。

【図53】テープキャリアパッケージの接続端子と液晶表示素子のドレイン端子とを異方性導電膜を介して接続する方法の説明図である。

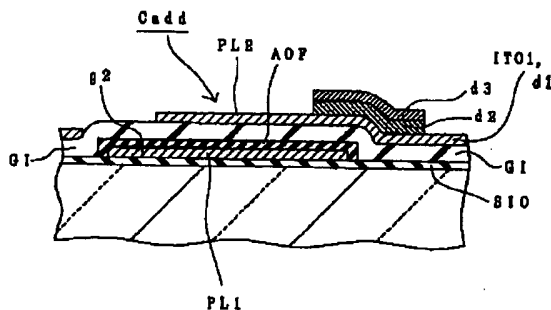
【図54】テープキャリアパッケージの接続端子と液晶表示素子のドレイン端子との接続構造を示す図である。

【図55】図54のB-B断面図である。

【図56】テープキャリアパッケージの接続端子と液晶表示素子のドレイン端子とその他の接続構造を示す図である。

【図3】

図3



【図57】図56のC-C断面図である。

【図58】他のテープキャリアパッケージの接続端子部を示す図である。

【図59】他のテープキャリアパッケージの接続端子部を示す図である。

【図60】他のテープキャリアパッケージの接続端子部を示す図である。

【図61】図60に示したテープキャリアパッケージの接続端子部の裏面を示す図である。

10 【図62】図61の拡大D-D断面図である。

【符号の説明】

SUB…透明ガラス基板、GL…走査信号線、DL…映像信号線

GI…絶縁膜、GT…ゲート電極、AS…i型半導体層  
SD…ソース電極またはドレイン電極、PSV…保護膜、BM…遮光膜

LC…液晶、TFT…薄膜トランジスタ、ITO…透明画素電極

20 g、d…導電膜、Cadd…保持容量素子、AOF…陽極酸化膜

AO…陽極酸化マスク、GTM…ゲート端子、DTM…ドレイン端子

SHD…シールドケース、PNL…液晶表示パネル、SPB…光拡散板

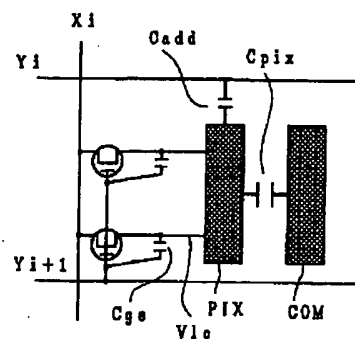
MFR…中間フレーム、BL…バックライト、BLS…バックライト支持体

LCA…下側ケース、RM…バックライト光反射山、BFI…ベースフィルム

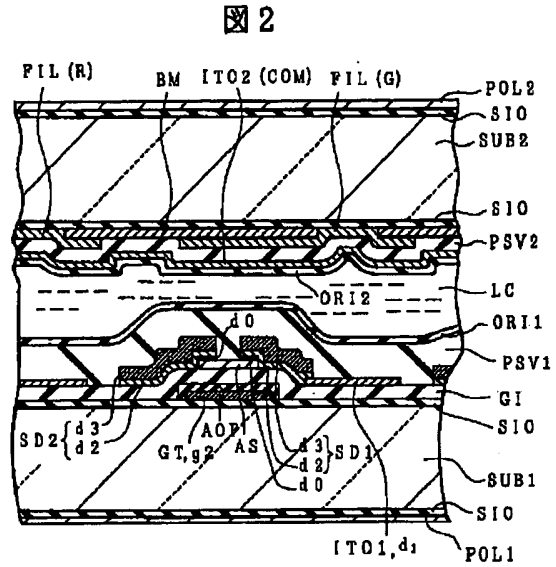
30 TTM…接続端子、TMP…端子部、SLT…スリット  
TPP…加熱加圧位置、CNP…凹部、ICP…傾斜部  
TPH…加熱加圧ヘッド。

【図12】

図12



【図 2】



5

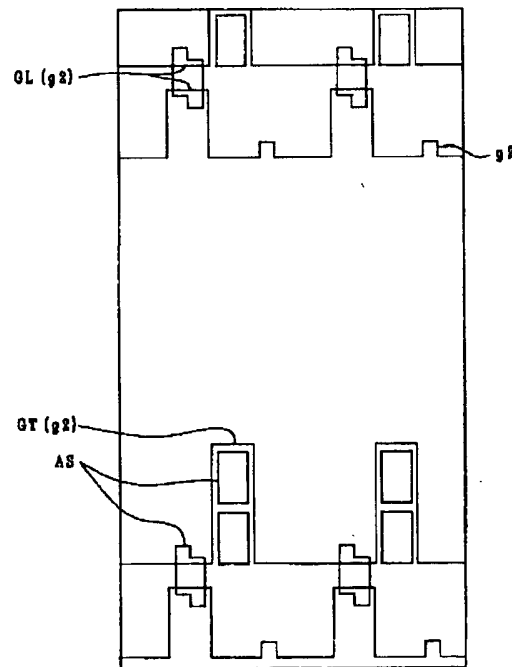
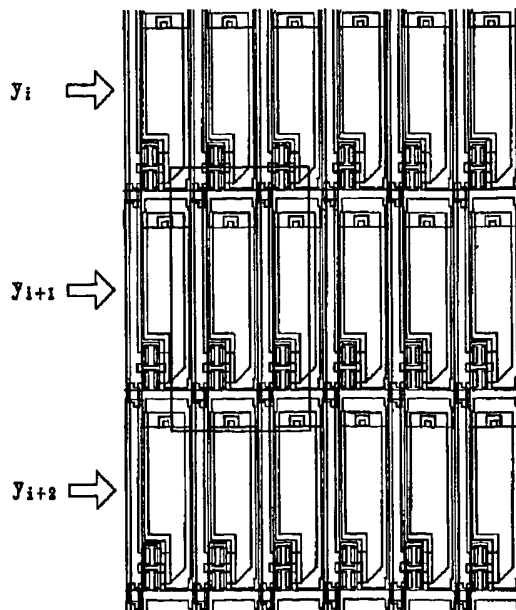
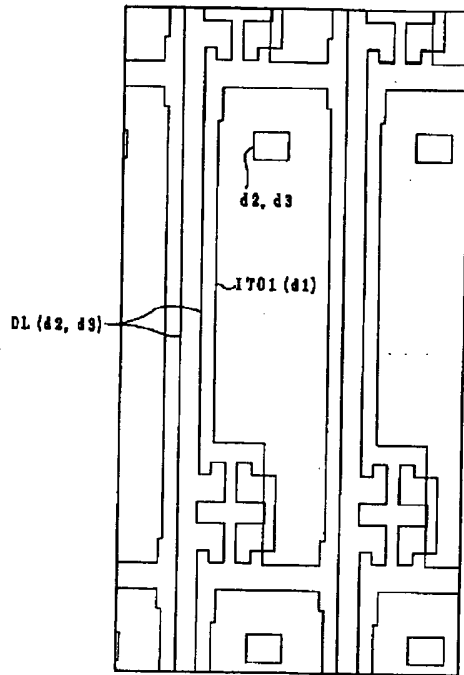


图 4



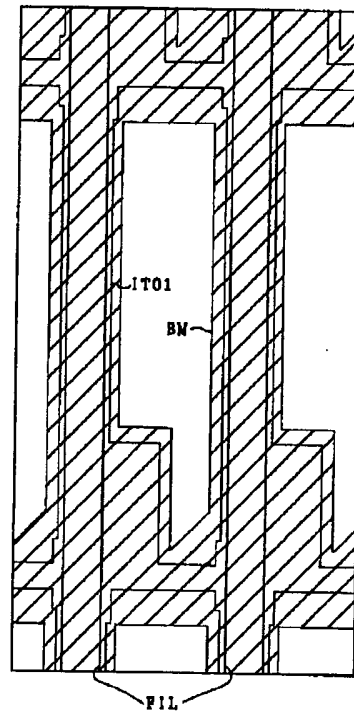
【図6】

図6



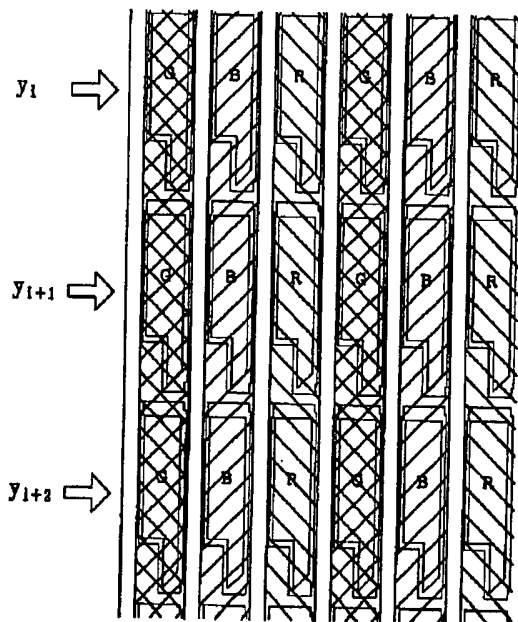
【図7】

図7



【図8】

図8



【図21】

図21

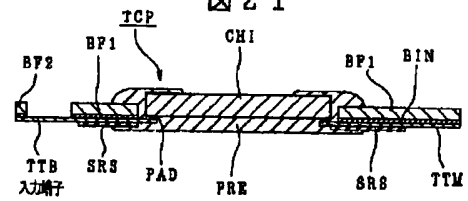


图 9  
(A)

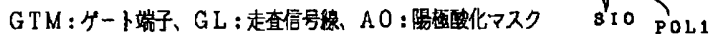
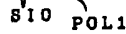
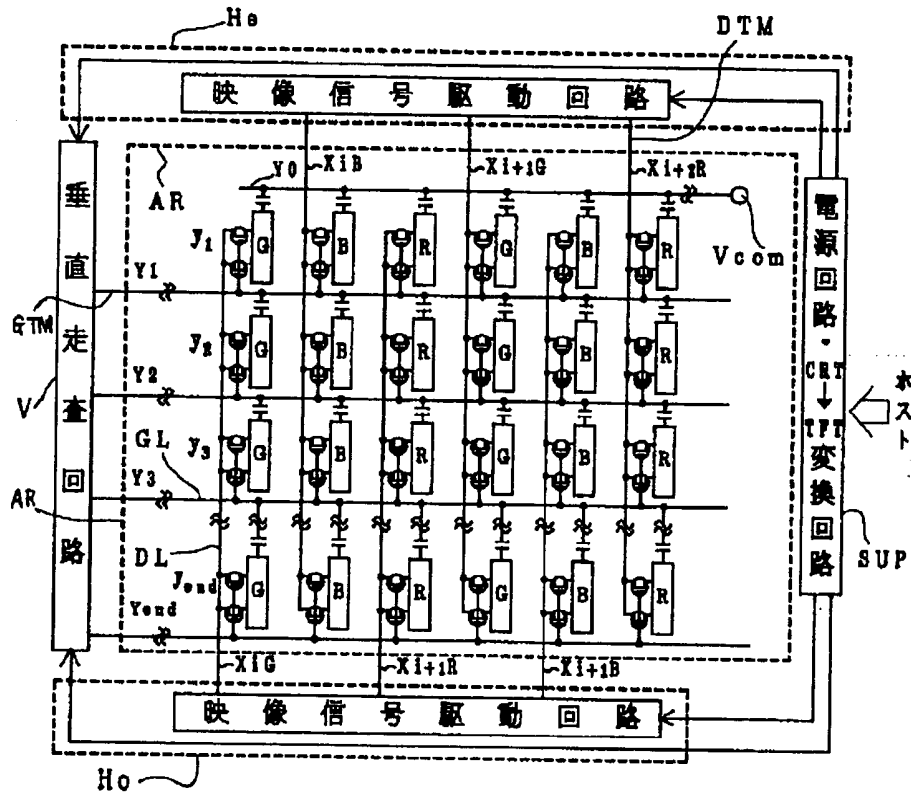


图 10



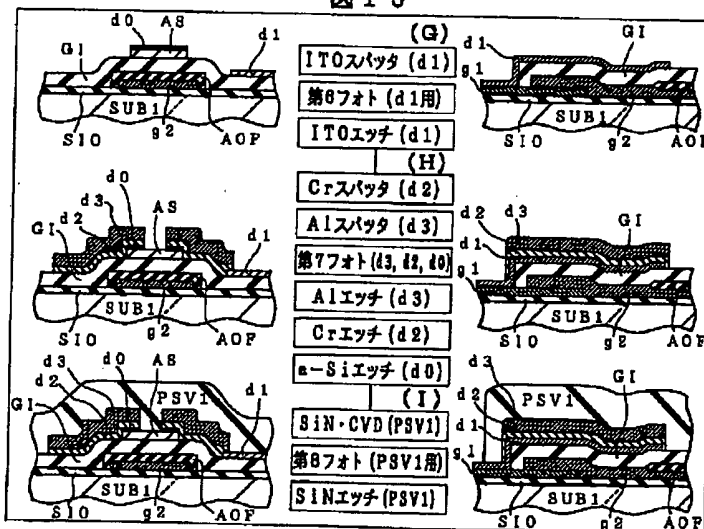
【図11】

図11

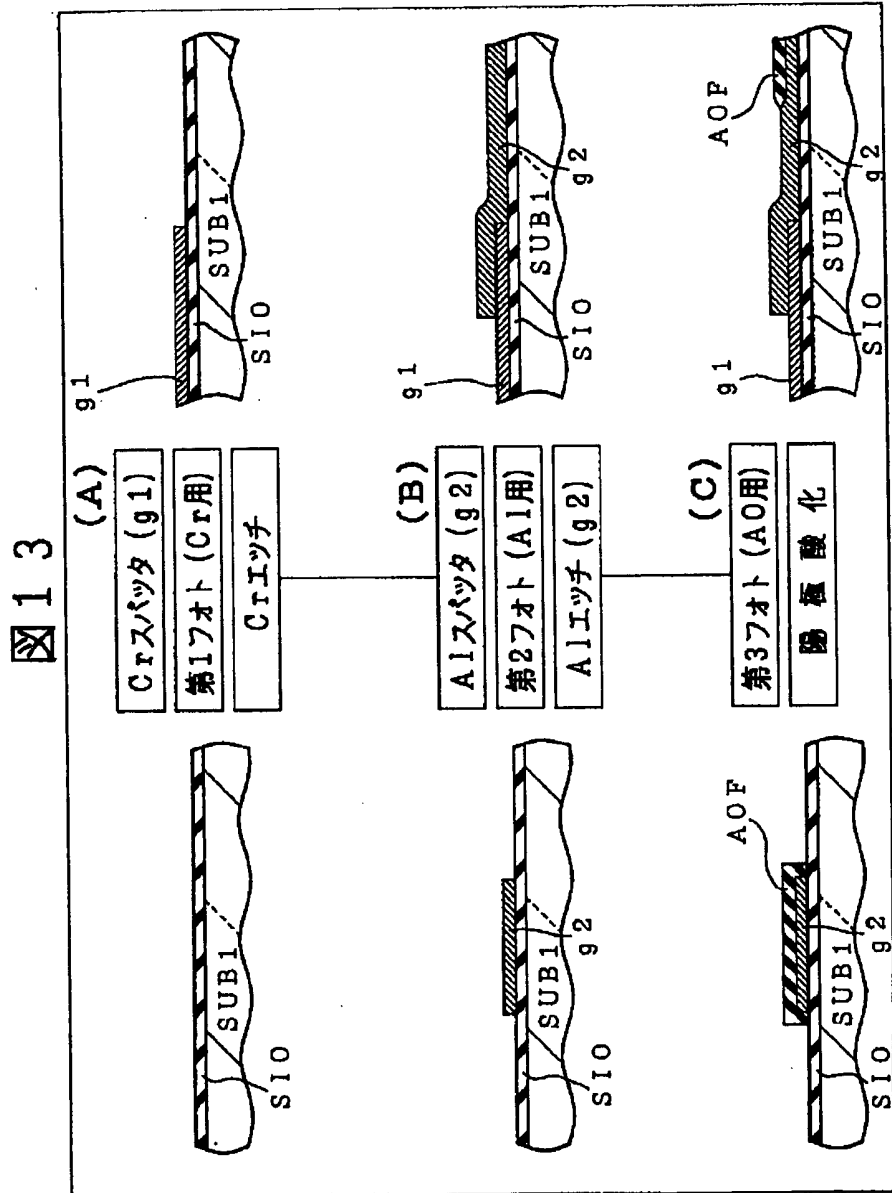


【図15】

図15



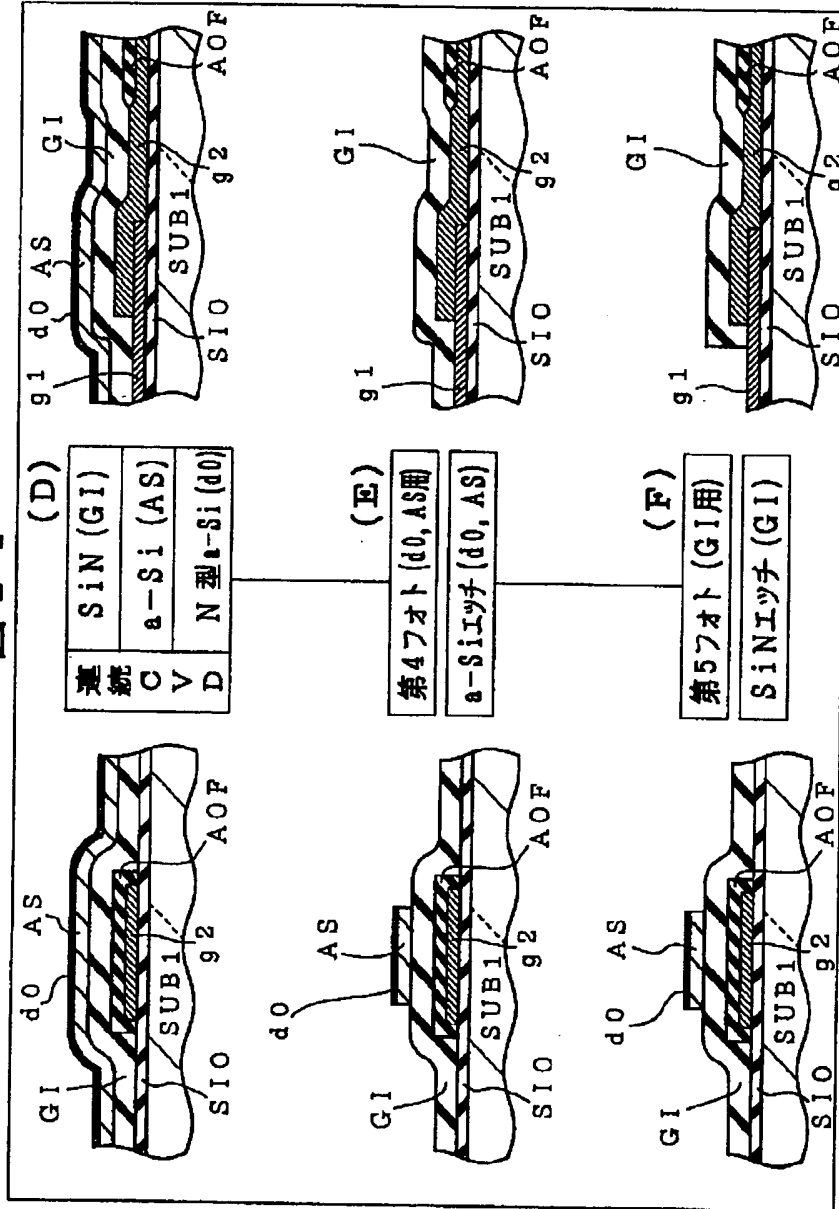
【図13】



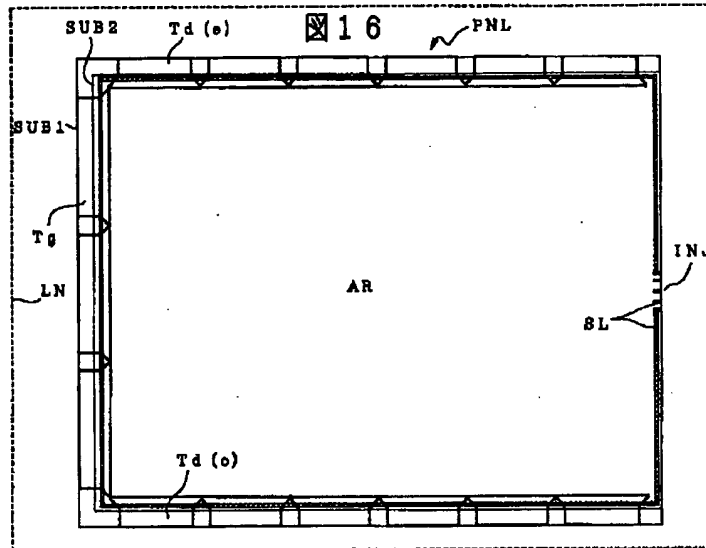


【図14】

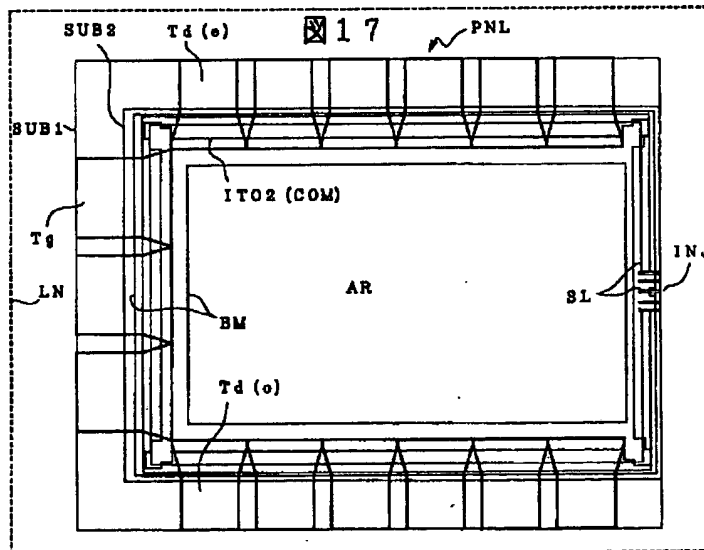
図14



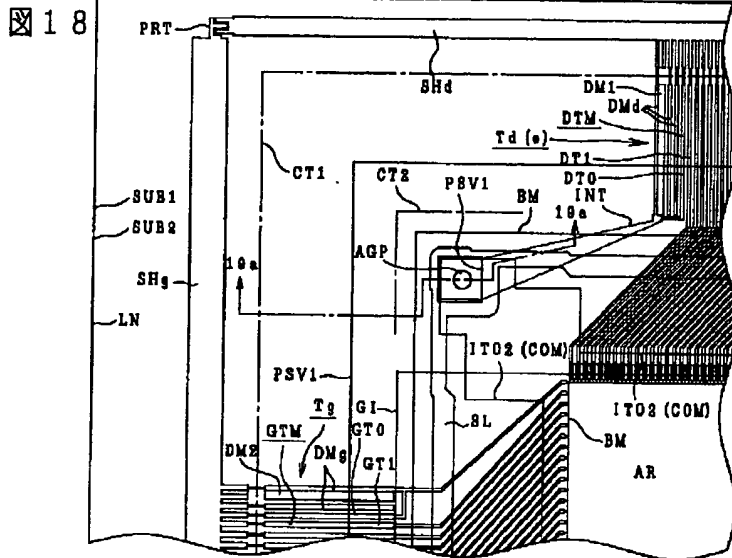
【図16】



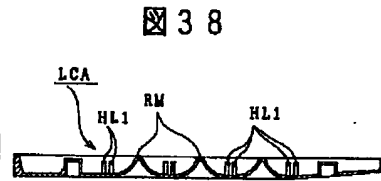
【図17】



【図18】

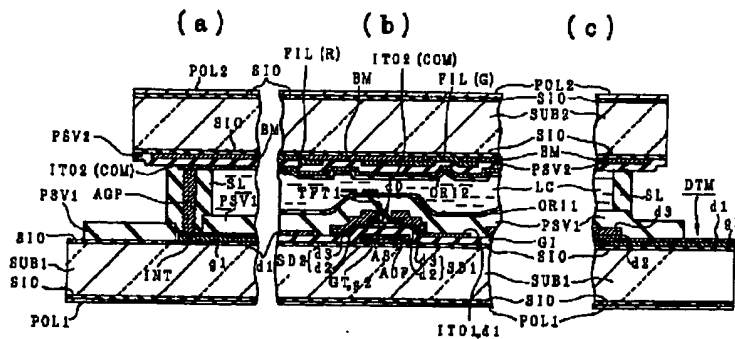


【図38】

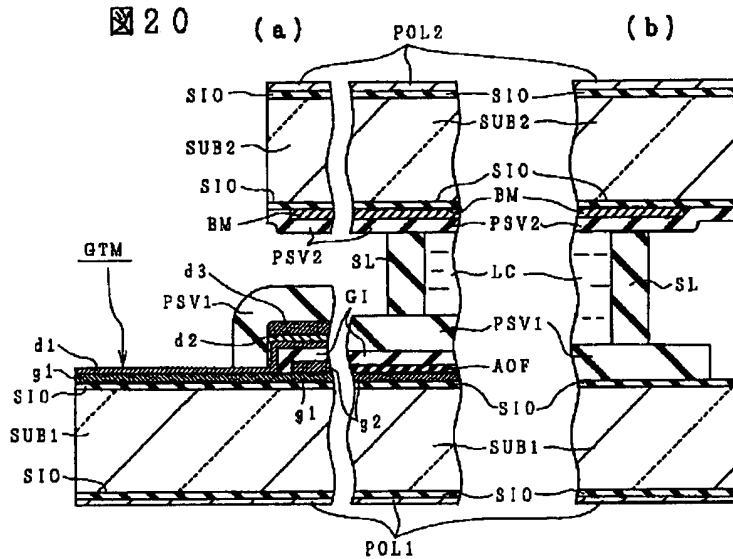


【図19】

図19

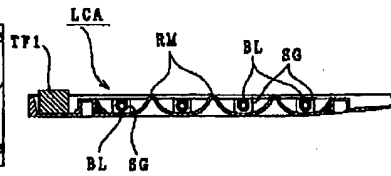


【図20】



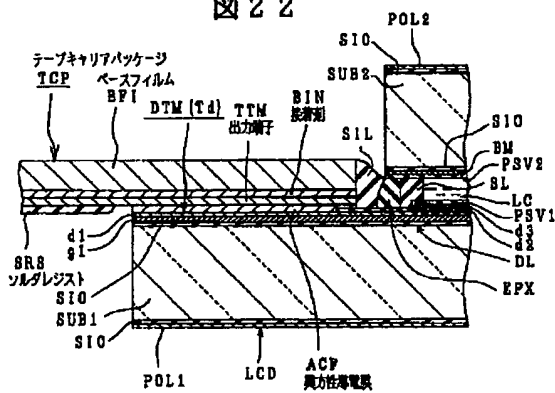
【図39】

図39



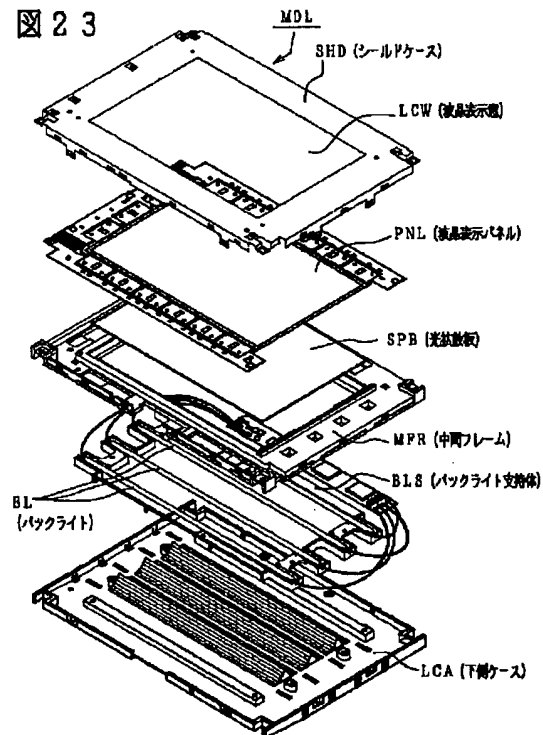
【図22】

図22



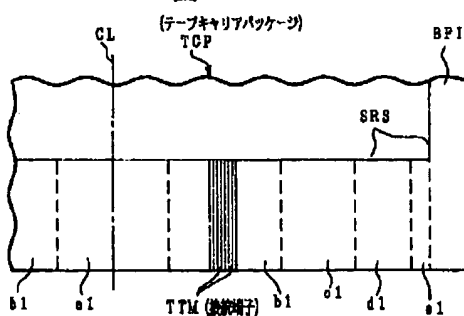
【図23】

図23

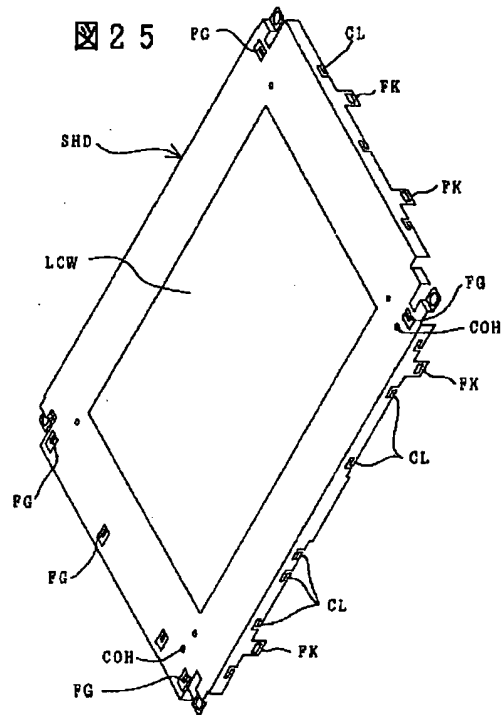


【図41】

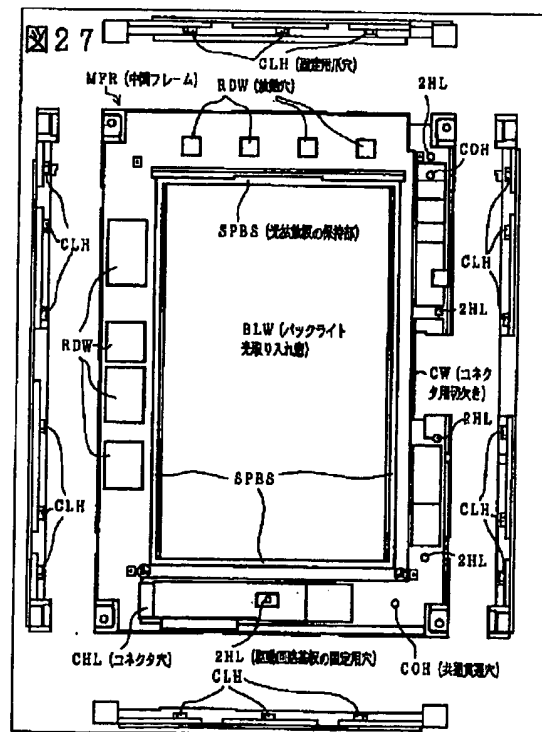
図41



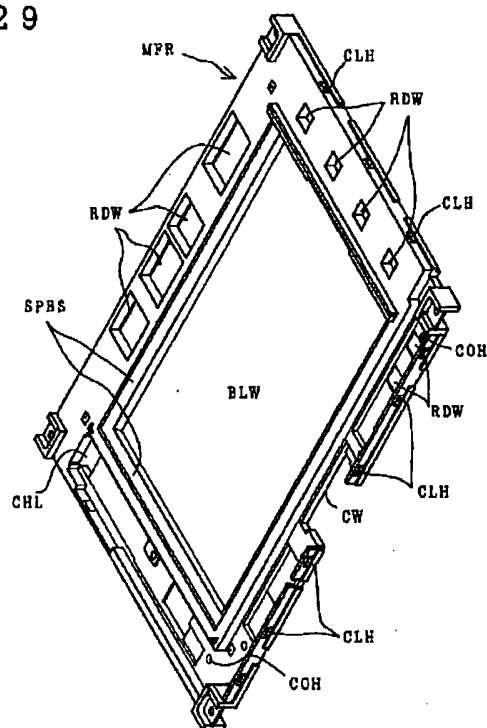
【図 25】



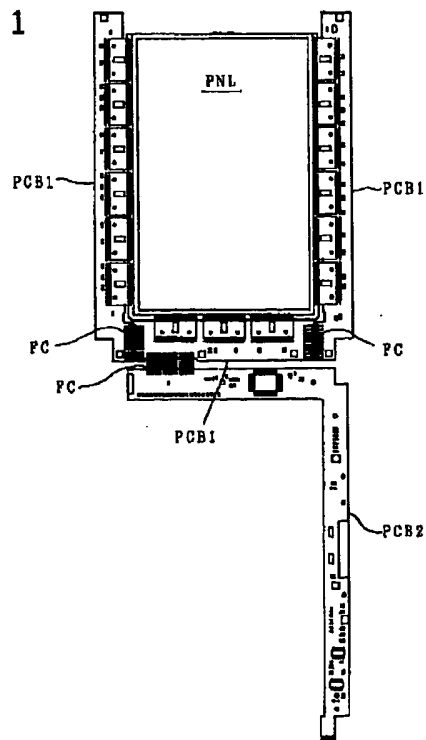
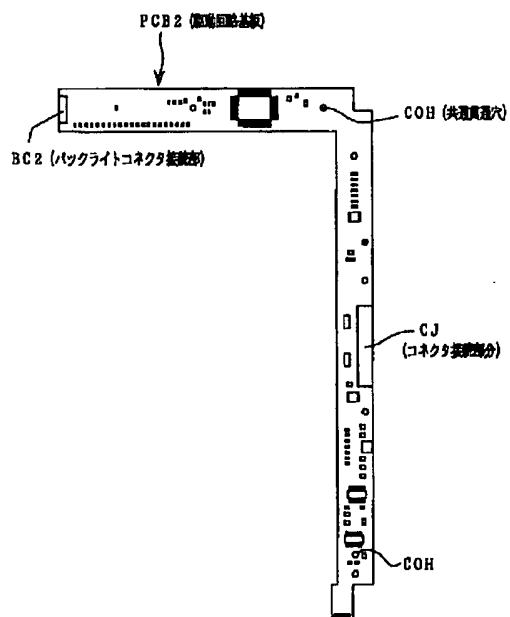
【図 26】



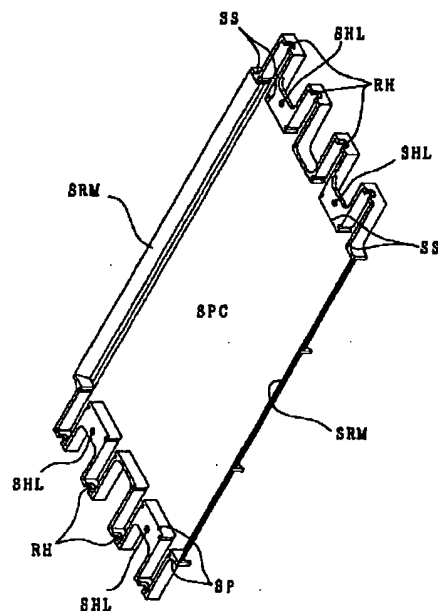
【図 29】



【図 3 1】

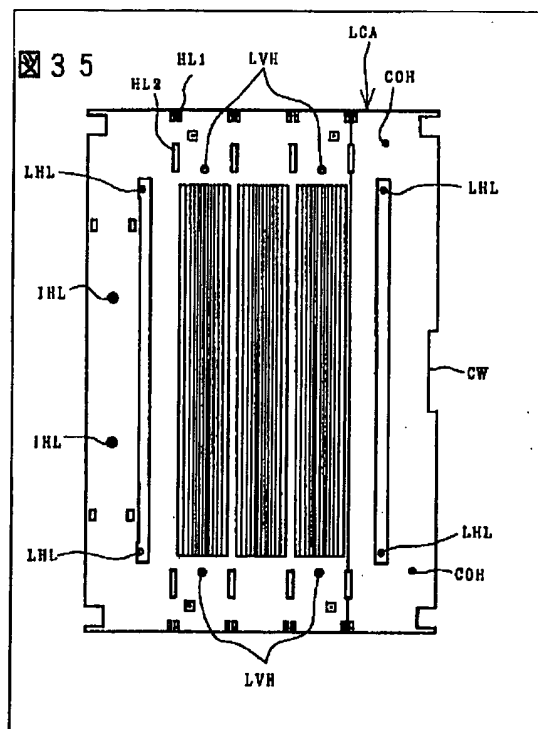
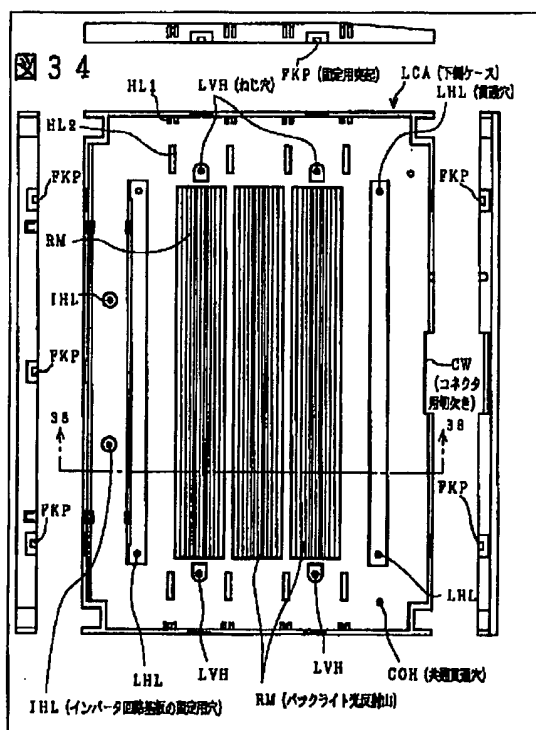


【图 3 3】



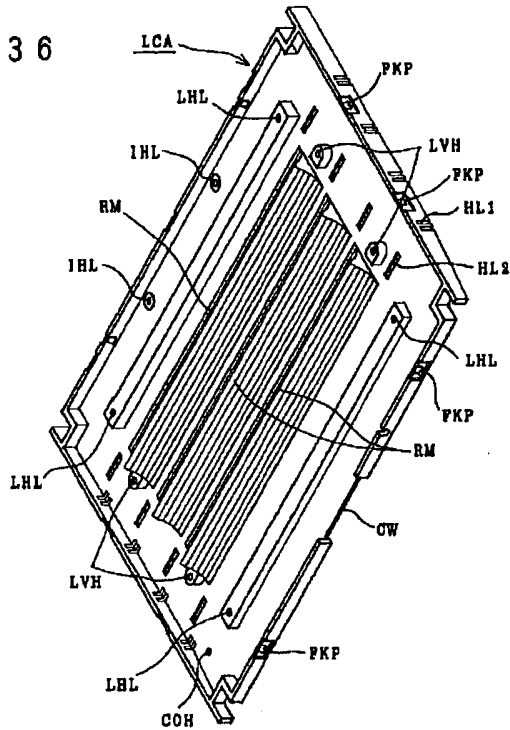
【図 35】

☒ 3 5

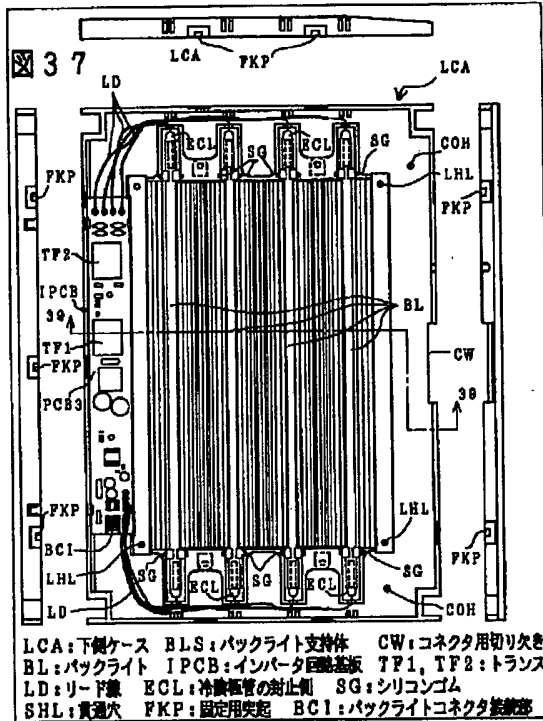


【図36】

図36

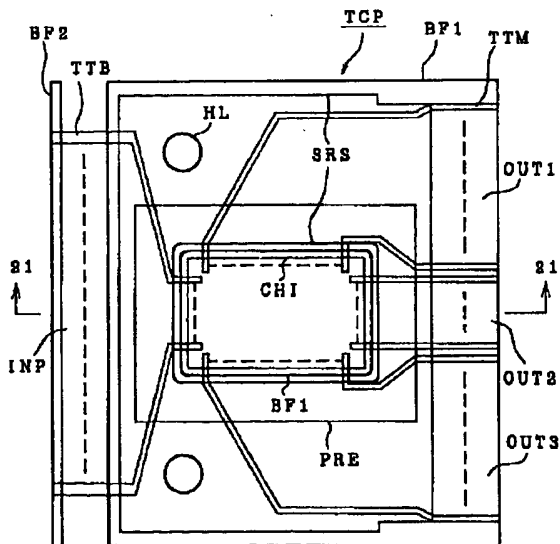


【図37】



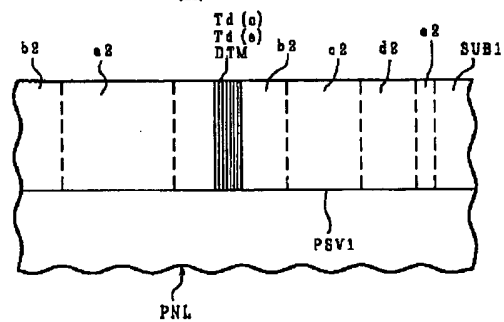
【図40】

図40



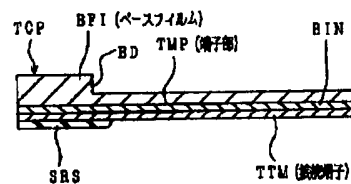
【図42】

図42



【図44】

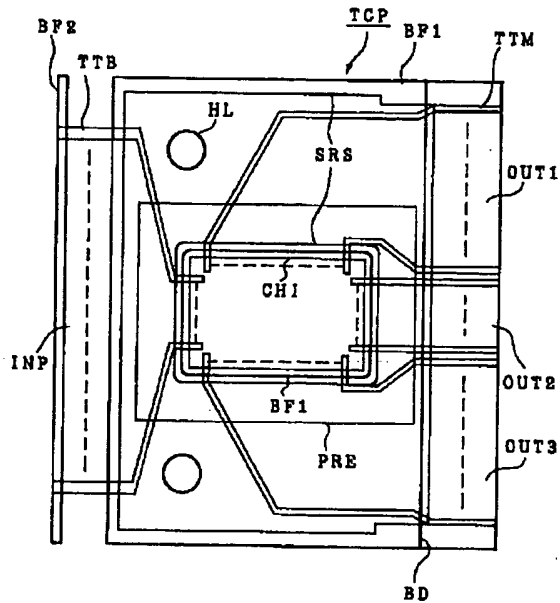
図44





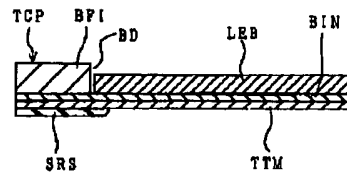
【図43】

図43



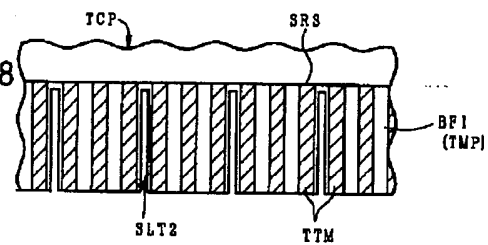
【図45】

図45



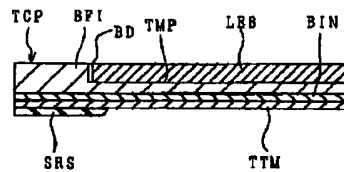
【図48】

図48



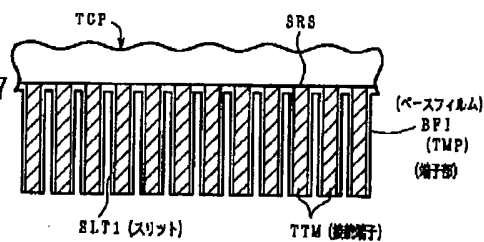
【図46】

図46



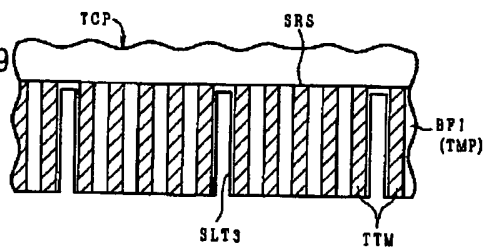
【図47】

図47



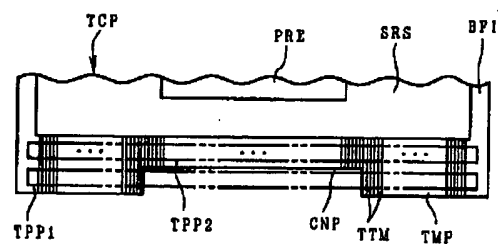
【図49】

図49



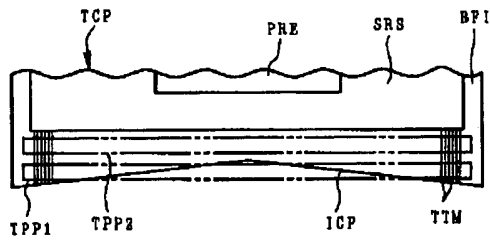
【図50】

図50



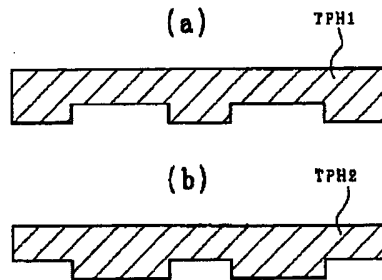
【図51】

図51



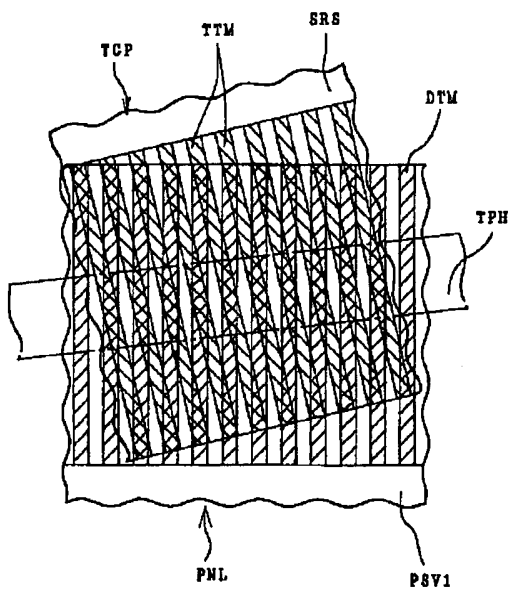
【図52】

図52



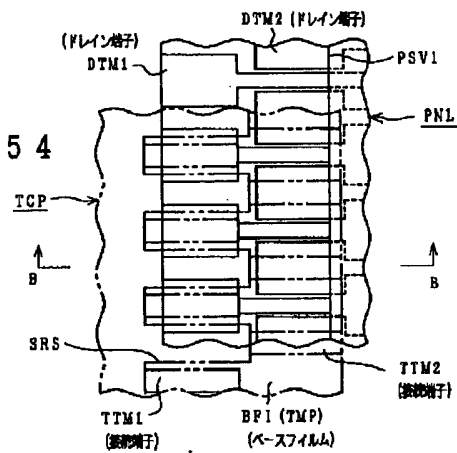
【図53】

図53



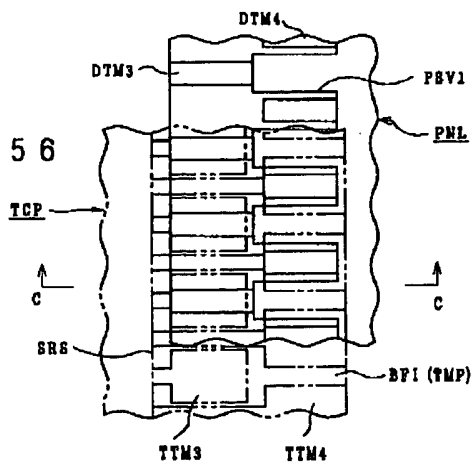
【図54】

図54



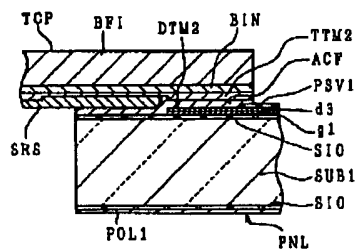
【図56】

図56

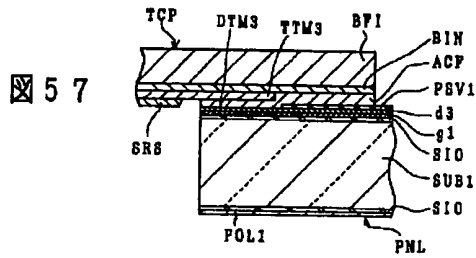


【図55】

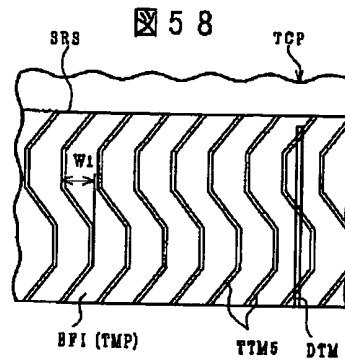
図55



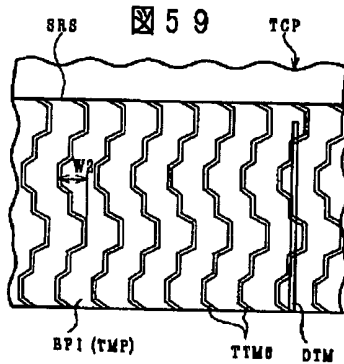
【図57】



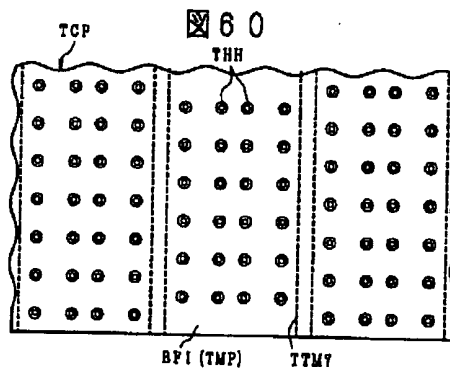
【図58】



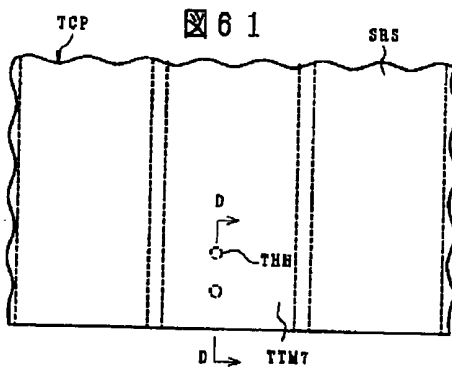
【図59】



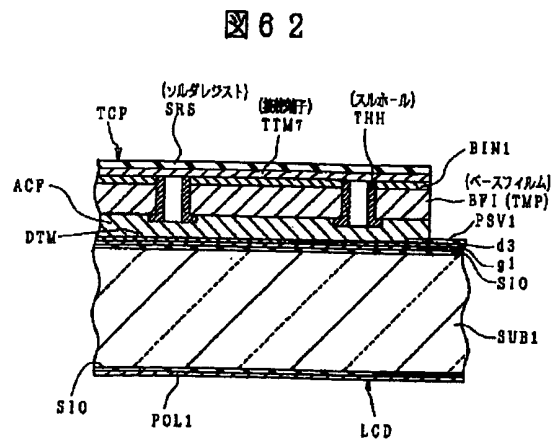
【図60】



【図61】



【図62】



## フロントページの続き

(72)発明者 長谷部 昭男  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所生産技術研究所内  
(72)発明者 芹沢 弘二  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所生産技術研究所内  
(72)発明者 田中 大之  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所生産技術研究所内

(72)発明者 田部 貴雄  
千葉県茂原市早野3300番地 株式会社日立  
製作所茂原工場内  
(72)発明者 二見 利男  
千葉県茂原市早野3300番地 株式会社日立  
製作所茂原工場内  
(72)発明者 湯田 耕治  
千葉県茂原市早野3681番地 日立デバイス  
エンジニアリング株式会社内